

文章编号: 1000-7032(2024)08-1371-09

封装方式对垂直腔面发射激光器热特性的影响及优化

张 玮^{1,2}, 王延靖^{1*}, 佟海霞³, 王子烨^{1,2}, 陆寰宇¹,
王品尧^{1,2}, 佟存柱^{1,3}

(1. 中国科学院长春光学精密机械与物理研究所 发光学及应用国家重点实验室, 吉林 长春 130033;

2. 中国科学院大学, 北京 100049;

3. 吉光半导体科技有限公司, 吉林 长春 130031)

摘要: 垂直腔面发射激光器(VCSEL)易于片上集成,是激光雷达、安防照明等系统中的关键光电子器件。但VCSEL器件内部严重的自发热现象会影响器件的输出功率、高速特性和稳定性等,因此VCSEL热管理技术极具重要性,采用优化的封装方式能够有效增加VCSEL的热耗散,是改善VCSEL热性能的重要方法。本文基于有限元(Finite-element method, FEM)计算模型,对不同封装方式和器件表面采用覆盖铜薄层的VCSEL热特性进行数值分析。仿真结果表明,相较于顶出光封装方式,衬底出光(完全刻蚀上下DBR)的倒装焊封装能够有效降低有源区温度,下降超56%。随着器件台面直径逐渐增大,采用顶出光封装方式的器件温度和热阻显著下降,温度下降约50℃,热阻下降超3.25 K/mW;而完全刻蚀上下DBR结构且采用倒装焊封装方式和仅刻蚀P-DBR结构且倒装焊封装方式的器件温度和热阻则均呈缓慢上升趋势,器件温度上升约2℃,热阻上升约0.15 K/mW。在器件台面、侧壁及衬底上表面覆盖一层铜可有效降低有源区温度和改善热阻,当覆铜层厚度为3 μm时,有源区温度下降43%,热阻下降1.9 K/mW。本文分析了封装方式对VCSEL热特性的影响并提出相应的优化方案,对VCSEL的有效散热封装具有指导意义。

关 键 词: 垂直腔面发射激光器(VCSEL); 热特性; 温度; 热阻

中图分类号: TN248

文献标识码: A

DOI: 10.37188/CJL.20240141

Thermal Analysis and Optimization of Vertical-cavity
Surface-emitting Lasers with Different Packaging StructuresZHANG Wei^{1,2}, WANG Yanjing^{1*}, TONG Haixia³, WANG Ziyi^{1,2}, LU Huanyu¹,
WANG Pinyao^{1,2}, TONG Cunzhu^{1,3}(1. State Key Laboratory of Luminescence Science and Applications, Changchun Institute of Optics, Fine Mechanics and Physics,
Chinese Academy of Sciences, Changchun 130033, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China;

3. Jlight Semiconductor Technology Co., Ltd., Changchun 130031, China)

* Corresponding Author, E-mail: wangyanjing@ciomp.ac.cn

Abstract: Vertical-cavity surface-emitting laser (VCSEL) is easily integrated on-chip and is a key optoelectronic device in systems such as laser radar and security lighting. However, the severe self-heating phenomenon can affect the output power, high-speed characteristics, and stability of the devices. Therefore, thermal management technology is extremely important, and adopting an optimized packaging approach can effectively increase the heat dissipation of VCSELs, which is an important method to improve VCSELs' thermal performance. This article is based on a finite element method (FEM) computational model to numerically analyze the thermal characteristics of VCSELs with different packaging methods and a thin copper layer covering the devices' surface. The simulation results indicate

收稿日期: 2024-05-20; 修订日期: 2022-05-29

基金项目: 国家重点研发计划(2023YFB3610800); 国家自然科学基金(62305330, 62105329); 吉林省自然科学基金(20240101330JC)
Supported by the National Key R & D Program of China (2023YFB3610800); National Natural Science Foundation of China (62305330, 62105329); Jilin Provincial Natural Science Foundation (20240101330JC)

that compared to the top-emitting packaging method, the flip-chip packaging with substrate-emitting (fully etched top and bottom DBR) can effectively reduce the active region temperature, with a reduction rate exceeding 56%. As the device mesa diameter gradually increases, devices using the top-emitting packaging method show a decreasing trend in temperature and thermal resistance, with a temperature reduction 50 °C and the thermal resistance reduction of over 3.25 K/mW. However, devices with a fully etched top and bottom DBR structure using flip-chip packaging and devices with only etched P-DBR structure using flip-chip packaging both exhibit a slowly increasing trend in temperature and thermal resistance, with temperature increases of 2 °C and thermal resistance increases of 0.15 K/mW. Covering the device mesa, sidewalls, and substrate surfaces with a layer of copper can effectively reduce the temperature of the active region. When the thickness of the copper layer is 3 μm, the temperature reduction of the active region is 43% and thermal resistance reduction is 1.9 K/mW. This article analyzes the impact of packaging methods on the thermal characteristics of VCSELs and proposes optimization solutions, which have guiding significance for the effective thermal packaging of VCSELs.

Key words: vertical-cavity surface-emitting laser (VCSEL); thermal characteristics; temperature; thermal resistance

1 引 言

垂直腔面发射激光器(VCSEL)具有成本低、尺寸小、寿命长、易于集成等优点^[1]。在高速光通信、车载激光雷达、3D 传感、近红外照明、医疗行业及固态激光泵浦等领域得到广泛应用^[2-5]。在这些应用领域中,VCSEL经常需要工作在较高温度环境中^[6],因此热管理至关重要。主要通过器件结构优化来降低热阻,如采用大氧化孔径^[7]、薄 DBR^[8]或热导率更高的二元 DBR 材料^[9],以及采用良好的封装方式来提高散热性能,如顶发射封装和倒装焊封装方式,均表现出良好的热特性^[10]。

目前对 VCSEL 散热封装的研究中,研究人员更倾向于在器件底部键合高热导率的热沉^[11-13],其中高经济性能的铜热沉使用最多,其次为氮化铝陶瓷和金刚石。通过选择焊料种类、优化焊料厚度和减少焊料层内部空隙^[14]等方式优化键合质量^[15],从而实现热量耗散降低有源区温度。倒装焊封装方式虽已成为优良散热封装方法的共识,但倒装焊封装 VCSEL 热特性的定量分析较为缺乏,我们通过热模拟对不同封装方式和不同台面尺寸的 VCSEL 热效应进行了详细的数值分析。对于由 GaAs 衬底材料的吸收特性导致不能采用衬底出光的器件,一般采用顶出光封装方式,即将衬底面与热沉键合,因此较厚的衬底会影响器件散热,而在其表面覆盖一层金属能够有效地改善这种散热不佳情况^[16]。金属铜作为一种热导率高且成本低的材料经常被用作表面散热所覆盖的材料,我们也对器件表面覆盖金属铜的热特性进行

了数值分析。

目前用于热模拟的方法有速率方程热模型^[17]、自洽热电光方程模型^[18]及有限元(FEM)热模型^[19]。本文基于有限元计算模型对 VCSEL 的热特性进行了系统研究,分析了不同封装方法的器件电流变化、台面尺寸变化对器件有源区温度的影响,同时给出器件无法倒装焊封装时的有效散热方式,即在其表面覆盖一层金属铜。我们模拟计算了器件表面覆铜厚度、覆铜延伸长度及覆铜条件下台面尺寸对器件温度的影响,对不同封装下 VCSEL 的内部温升进行了有效的预测,对 VCSEL 的有效热管理具有指导意义。

2 理论与建模

本文器件建模以 980 nm 波长 VCSEL 为例,通过图 1 中的结构示意图说明完整的器件结构。VCSEL 晶圆在 GaAs 衬底上生长 200 nm 厚的(n+)GaAs 初始缓冲层,然后继续生长 1.5 μm 厚的(n+)GaAs 电流扩散层,接下来是底部 n 型掺杂的分布式布拉格反射镜(DBR),它由 30 周期二元 GaAs/AlAs DBR 和 6.5 周期 GaAs/Al_{0.9}Ga_{0.1}As DBR 组成。有源区与上下 DBR 间有 20 nm 厚的 Al_{0.98}Ga_{0.02}As 层作为氧化层。顶部 18.5 周期 p 型掺杂 DBR 由 GaAs/Al_{0.9}Ga_{0.1}As 组成,有源区由 5 个 In_{0.23}Ga_{0.77}As/GaAs_{0.84}P_{0.16}量子阱(QW)组成。

在顶出光 VCSEL 中,有源区域产生的热量主要通过两条途径向外部环境传递:一是通过分布布拉格反射镜(DBR)向空气进行对流和热辐射,二是通过 GaAs 衬底与热沉进行热传导^[20]。

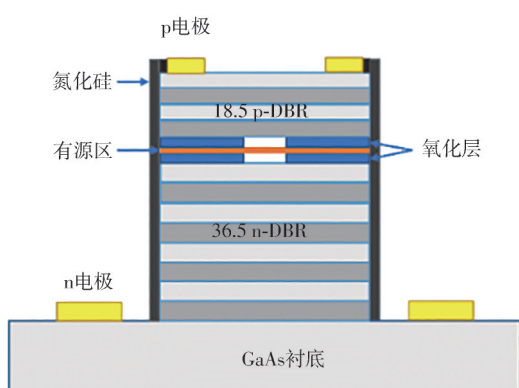


图 1 VCSEL结构示意图

Fig. 1 Schematic diagram of the VCSEL device

热模拟可以使用COMSOL软件求解,稳态热流方程为:

$$C_p \rho \nabla T = \nabla \cdot (\kappa \nabla T) + Q_{\text{tot}}, \quad (1)$$

其中, C_p 是恒压热容, κ 是热导率, ρ 是材料密度, Q_{tot} 是热功率密度。在公式(1)中:

$$\kappa \nabla T = q_0 + h(T_{\text{inf}} - T) + \varepsilon k_B (T_{\text{amb}}^4 - T^4), \quad (2)$$

其中, T 是初始温度, h 是传热系数, q_0 是向内热流, k_B 是玻尔兹曼常数, ε 是表面发射率, T_{inf} 是容积环境温度, T_{amb} 是辐射环境温度。根据不同热源产生的热功率密度不同,总的热功率密度可以表示为:

$$Q_{\text{tot}} = Q_J + Q_{\text{Aug}} + Q_{\text{rrad}}, \quad (3)$$

其中, Q_J 是焦耳热,主要由顶部及底部DBR和衬底产生; Q_{Aug} 和 Q_{rrad} 分别是由俄歇复合和非辐射复合所产生的热量部分,主要由有源区产生。为了简化模拟过程,本研究采纳了单一热源近似的策略,即假定所有产生的热量均集中于有源区域内。

由于VCSEL器件是由多种材料交替生长而成,因此采用基于有限元的三维模型进行仿真分析。结构中具有很的内部和外部边界界面,这些界面产生的热边界阻值降低了材料的热导率^[21],产生的界面声子使得VCSEL器件的热阻增大^[22]。另外,针对上、下DBR反射镜和QW部分的多层材料结构^[23-24],为了增强模拟的准确性,在这三部分区域考虑材料的各向异性热导率,公式(4)、(5)^[25]分别对应横向、纵向热导率的表达式:

$$\kappa_L = \frac{d_1 \kappa_1 + d_2 \kappa_2}{d_1 + d_2}, \quad (4)$$

$$\kappa_V = \frac{d_1 + d_2}{d_1 / \kappa_2 + d_2 / \kappa_1}, \quad (5)$$

其中, κ_1 和 κ_2 分别为第一层和第二层材料的热导率, d_1 和 d_2 分别为其厚度。

VCSEL结构中其他部分的热导率假定为各项同性热导率,器件各部分的热导率、恒压热容及材料密度数值均列于表1中。

表 1 VCSEL 器件各材料的热导率、恒压热容及密度^[26-28]Tab. 1 The thermal conductivity, heat capacity at constant pressure, and densities of VCSEL's materials^[26-28]

Material	$\kappa /$ ($\text{W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$)	$C_p /$ ($\text{J} \cdot \text{kg}^{-1} \cdot$ K^{-1})	$\rho /$ ($\text{kg} \cdot \text{m}^{-3}$)
GaAs/ $\text{Al}_{0.9}\text{GaAs}$	$\kappa_L = 31$ $\kappa_V = 30$	379	4.62×10^3
$\text{In}_{0.23}\text{GaAs}/\text{GaAs}_{0.84}\text{P}$	$\kappa_L = 14$ $\kappa_V = 8$	324	5.24×10^3
$\text{Al}_{0.98}\text{GaAs}$	58	448	3.79×10^3
GaAs/ AlAs	$\kappa_L = 59$ $\kappa_V = 53$	383	4.44×10^3
GaAs	45	327	5.32×10^3
Au	315	132	19.32×10^3
$\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$	5	374	4.47×10^3
SiN	16	518	3.2×10^3

由于器件随电流的增大而持续升温,在不同温度下半导体材料的热导率不同,因而在模拟中,充分考虑了热导率数值随温度的变化,公式设置如下^[29]:

$$\kappa(T) = \kappa(300)(300/T)^{5/4}. \quad (6)$$

3 结果与讨论

3.1 不同封装方式对器件有源区温度的影响

VCSEL的封装方式分为三种,分别为器件表面出光时衬底直接焊接在热沉上,衬底面出光时台面焊接在热沉上的倒装焊(刻蚀N和P-DBR,即P-DBR、有源区及N-DBR均被刻蚀),以及衬底出光且仅刻蚀P-DBR的倒装焊。我们选定5 μm 厚的金属铜作为焊料,热沉采用金属铜。根据氧化孔径5 μm 、台面直径14 μm 的实际器件的LIV曲线,由下式计算得出电流所对应的流经有源区的热流:

$$P_{\text{diss}} = IV - P_{\text{out}}, \quad (7)$$

流经有源区的热流与电流对应关系如图2所示。选用热流为14.5 mW,热源为 $1.295 \times 10^{16} \text{ W/m}^3$,当环境和热沉温度为85 $^{\circ}\text{C}$ (358.15 K)时,这三种封装形式的示意图及温度分布如图3所示。这里采用SiN薄膜作为绝缘层,厚度为300 nm。

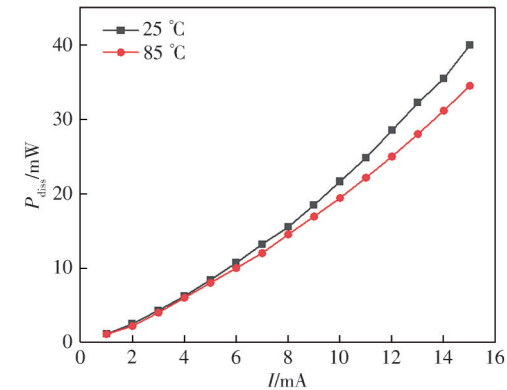


图 2 热流-电流关系曲线
Fig. 2 Heat-current relationship curves

3. 1. 1 不同封装方法的有源区温度与电流关系

由于在数据中心等领域对 VCSEL 芯片的环境工作要求为 25 ~ 85 °C,我们分别将环境温度设置为 25 °C 和 85 °C 这两种实际应用中的典型温度。

模拟计算了直径 5 μm 的氧化孔径、台面直径为 14 μm 的 VCSEL 器件在电流 1 ~15 mA 时三种不同封装形式下的有源区温度,热源设置在上下氧化孔中间的量子阱区域。有源区温度同电流的关系如图 4 所示,采用倒装焊封装方式的两种结构器件(刻蚀上下 DBR 与仅刻蚀上 DBR)与采用顶出光结构的器件封装后的温度特性差距较大,仅刻蚀上 DBR 的器件温度高于完全刻蚀上下 DBR 器件。这主要是器件台面侧向散热差异导致的,说明侧向散热会影响有源区温度,其散热能力与焊料和台面侧壁接触面积密切相关,若接触面积变化较小,则侧壁散热影响较小。25 °C 和 85 °C 环境温度下的倒装焊封装(刻蚀 NP-DBR)相比于顶出光封装器件的有源区温度分别低 104 °C 和 96 °C,下降 56% 和 59%。这是由于采用倒装焊封

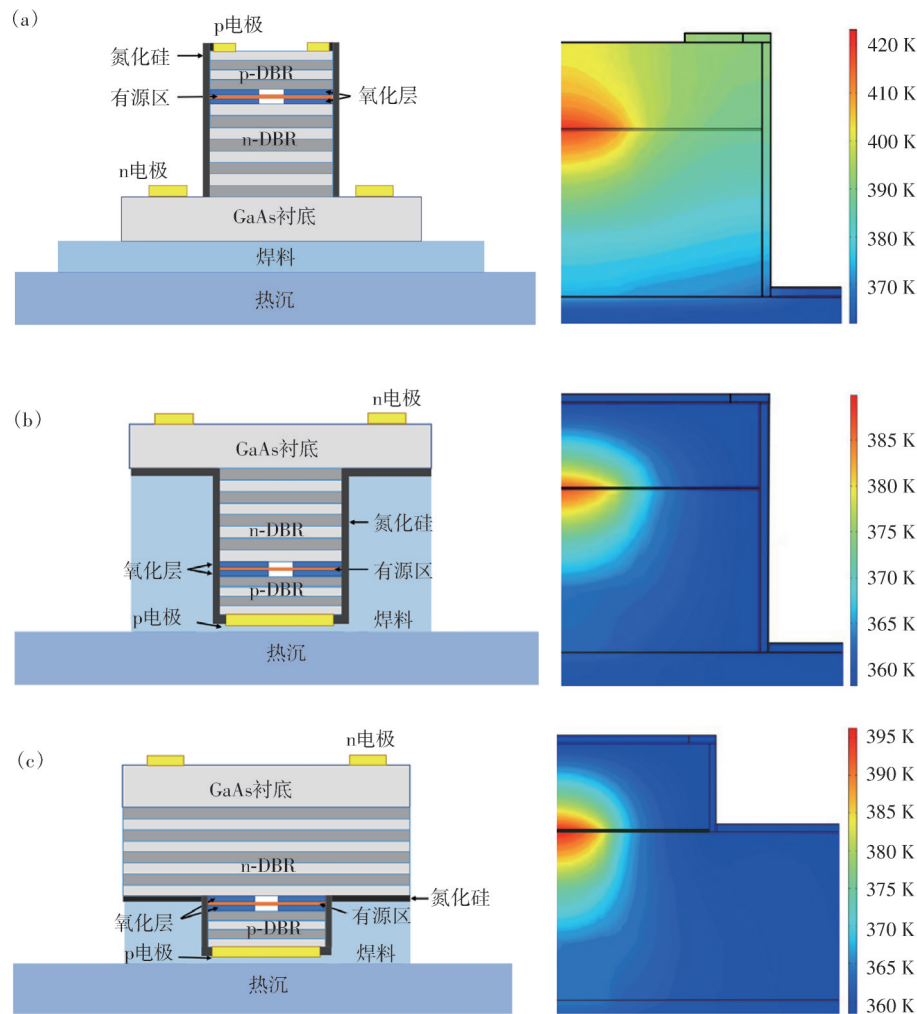


图 3 VCSEL 器件的三种封装模式示意图及二维温度分布图。(a)顶出光封装;(b)倒装焊(刻蚀 NP-DBR);(c)倒装焊(仅刻蚀 P-DBR)

Fig. 3 The schematic diagrams of three packaging modes of VCSEL devices and the two-dimensional temperature distribution map. (a)Face-up bonding. (b)Flip-chip(etch NP-DBR). (c)Flip-chip(etch P-DBR)

装时热沉更靠近氧化孔, 去除了衬底对散热的影响, 即垂直散热路径影响明显, 印证在器件结构的设计上, DBR 越薄越有利于器件散热。若 VCSEL 器件采用衬底出光, 刻蚀上下 DBR 的倒装焊封装方式最有利于器件的热量耗散。若 VCSEL 器件受结构限制, 仅能顶部出光, 可考虑器件表面覆铜散热, 详细分析见 3.2 节。

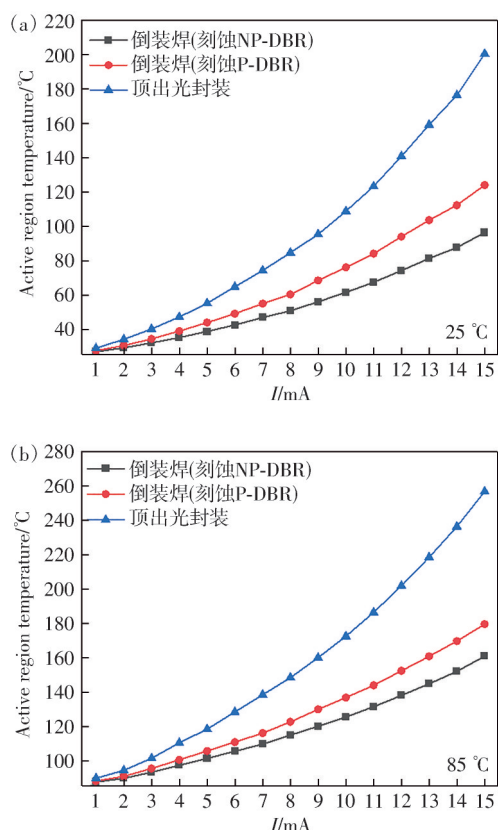


图4 25 °C(a)和85 °C(b)不同封装方式下有源区温度与电流关系曲线

Fig. 4 25 °C(a) and 85 °C(b) temperature-current relationship of active region with different packaging methods

3.1.2 不同封装方法的台面直径对器件有源区温度的影响

台面大小在 VCSEL 器件的模式控制、泵浦效率、寄生电容电阻和热特性优化等方面有重要影响。而在同样的注入能量下, 大台面能够提供更大的散热表面和散热通道面积, 从而有助于降低器件温度, 提升器件散热能力。

我们模拟计算不同台面下, 氧化孔直径均为 5 μm 的 VCSEL, 分别将环境温度设置为 25 °C 和 85 °C, 选取 14.5 mW 的热流, 热源为 $1.295 \times 10^6 \text{ W/m}^3$, 三种不同封装形式下的有源区温度与台面直径的关系如图 5 所示。观察发现, 随着台面直径增大, 顶出光封装的器件温度呈迅速下降趋势, 而仅刻

蚀 P-DBR 并采用倒装焊封装和刻蚀 NP-DBR 倒装焊器件的温度略有上升, 但幅度较小。其中, 25 °C 和 85 °C 环境温度下, 台面直径从 10 μm 增至 30 μm , 顶出光封装器件温度分别下降 47 °C 和 52 °C; 而仅刻蚀 P-DBR 后倒装焊器件温度分别上升 2.2 °C 和 2.4 °C; 刻蚀 NP-DBR 并采用倒装焊封装器件的温度分别升高 1.9 °C 和 2.3 °C。

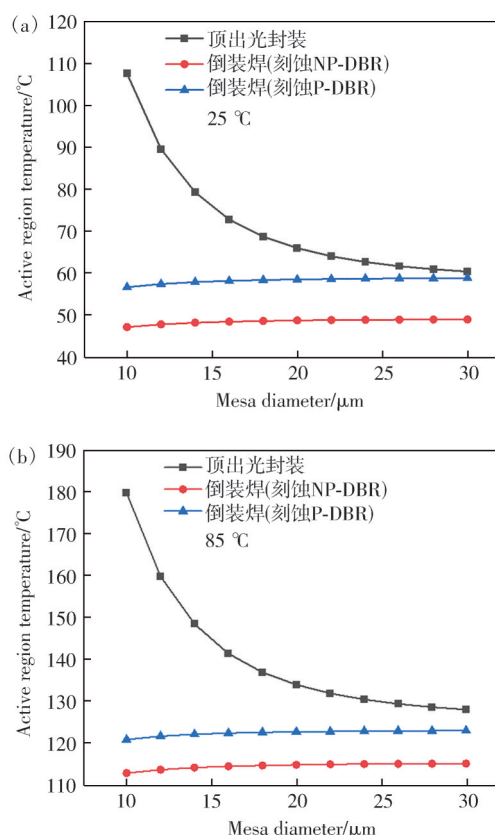


图5 25 °C(a)和85 °C(b)不同封装方式下有源区温度与台面直径关系曲线

Fig. 5 25 °C(a) and 85 °C(b) relationship curves between active region temperature and mesa diameters with different packaging methods

VCSEL 的热阻是同结构和封装方式关系密切的重要热特性参数, 我们通过下式计算得出不同封装方式下不同台面尺寸器件的热阻, 结果如图 6 所示:

$$R_{th} = \frac{\Delta T}{\Delta P_{diss}}, \quad (8)$$

经计算发现, 随着台面直径增大, 器件热阻变化与温度变化趋势相同, 台面直径从 10 μm 增至 30 μm , 顶出光封装热阻迅速下降, 倒装焊封装的器件热阻缓慢上升。25 °C 和 85 °C 环境温度下, 顶出光封装器件热阻在台面直径从 10 μm 增至 30 μm 时分别下降 3.25 K/mW 和 3.57 K/mW; 而仅刻蚀 P-

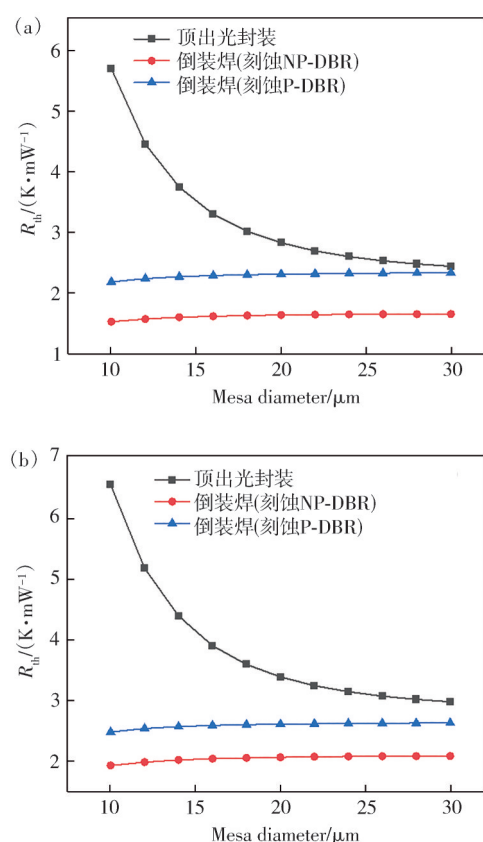


图6 25 °C(a)和85 °C(b)不同封装方式下热阻与台面直径的关系曲线

Fig. 6 25 °C (a) and 85 °C (b) relationship curves between thermal resistance and mesa diameters with different packaging methods

DBR后倒装焊封装的器件热阻均上升0.15 K/mW;刻蚀NP-DBR并采用倒装焊封装器件的热阻分别上升0.13 K/mW和0.16 K/mW。

这表明,增大台面尺寸对于顶出光封装可明显促使器件降温和改善热阻,但对于两种器件结构的倒装焊封装却阻碍了器件降温和改善热阻。这是因为台面的增大意味着器件垂直散热通道的面积增大,更有利于热量通过垂直路径耗散;但同时也增加了侧向散热路径,导致侧向热量的耗散减弱。

顶出光器件的衬底与热沉接触,有源区所产生的热量需要通过更厚的N-DBR及衬底向热沉传递,且器件台面侧边只存在热对流与热辐射,无热传导,因此只有垂直方向的散热通道受台面尺寸变化最明显;而倒装焊台面直接与热沉接触,存在垂直散热及侧向散热的两种热量耗散路径,且垂直散热路径只经过较薄的P-DBR,这导致倒装焊封装的器件温度更低。因此,对于顶出光这种封装方式,台面增大使得有源区温度和器件热阻下降。对于侧向散热有较大影响的倒装焊(刻蚀NP-DBR)及倒装焊(刻蚀P-DBR)这两种封装方式,台面增大致使侧向散热路径增长,有源区温度和器件热阻上升。

3.2 器件表面覆铜对器件热特性的影响

若VCSEL无法采用倒装焊方式封装,表面覆铜可以显著增强器件散热,这是铜具有较高热导率的缘故^[11]。我们对VCSEL器件进行覆铜模拟,该器件氧化孔径为5 μm ,台面为14 μm ,设置热流为14.5 mW,热源为 $1.295 \times 10^{16} W/m^3$,表面覆铜热分布如图7(b)所示,采用衬底焊接热沉的封装方式,环境温度设置为85 °C(358.15 K)。

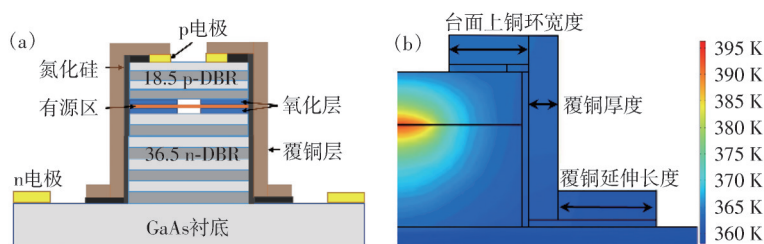


图7 VCSEL器件表面覆铜示意图(a)及二维效果图(b)

Fig. 7 The schematic(a) and two-dimensional effect(b) diagram of copper-covered VCSEL surface

3.2.1 器件覆铜厚度与有源区温度的关系

如图7所示,台面上所覆盖的铜为圆环型,铜环宽度4 μm ,台面侧边覆铜,且台面旁边的衬底表面上覆铜延伸长度为5 μm 。改变器件表面覆铜层的厚度,有源区温度和器件热阻与覆铜厚度关系曲线如图8所示,随着覆铜厚度增加,0.3~2 μm 时有源区温度和热阻迅速下降,超过2 μm 后下降

缓慢。经过模拟计算发现,当覆铜厚度从0.3 μm 到3 μm 变化时,温度下降9 °C。器件无覆铜时有源区温度为148 °C,当覆铜厚度为3 μm 时,相比较下降27 °C,下降43%;热阻下降1.9 K/mW。由此可知,器件表面覆铜可显著降低有源区温度和热阻,且覆铜越厚器件散热效果越好,可结合温度需求及工艺难度选择合适覆铜厚度。

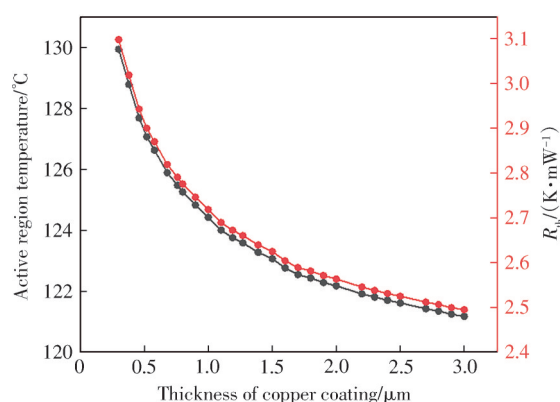


图8 有源区温度、热阻与覆铜厚度关系曲线

Fig. 8 Temperature of the active region and thermal resistance curves of the thickness of copper coating on the device surface

3.2.2 衬底上表面覆铜延伸长度与有源区温度的关系

我们将器件台面上的铜圆环宽度设定为 $4\ \mu\text{m}$, 台面侧边和衬底上表面也同样覆铜, 厚度均为 $2\ \mu\text{m}$, 器件有源区温度和器件热阻与衬底上表面覆铜延伸长度的关系如图9所示。随着衬底表面上覆铜延伸长度的增加, $0\sim 6\ \mu\text{m}$ 时有源区温度和热阻迅速下降, 至 $6\ \mu\text{m}$ 后趋于平缓, 衬底表面上覆铜延伸长度由 $0\ \mu\text{m}$ 增大至 $10\ \mu\text{m}$, 有源区温度下降 $8\ ^\circ\text{C}$; 热阻下降 $0.56\ \text{K/mW}$ 。这表明, 衬底上表面覆铜延伸长度会显著影响有源区温度和热阻, 覆铜延伸长度越长, 器件有源区温度和热阻越低。

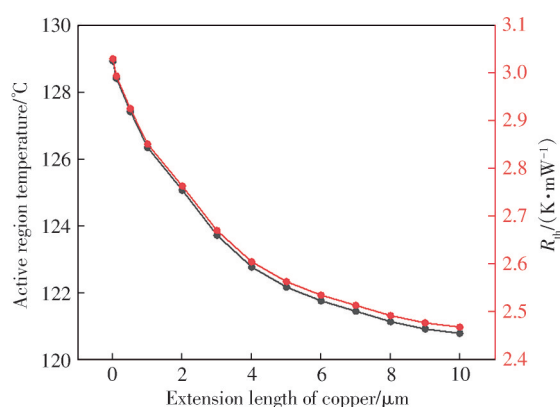


图9 有源区温度、热阻与覆铜延伸长度关系曲线

Fig. 9 Temperature of the active region and thermal resistance curves of the extension length of copper on the substrate

3.2.3 器件表面覆铜与台面直径变化对有源区温度的影响

我们在器件台面、侧壁以及衬底表面上覆铜,

厚度 $2\ \mu\text{m}$, 台面上覆铜宽度 $4\ \mu\text{m}$, 衬底上表面覆铜延伸长度 $5\ \mu\text{m}$, 有源区温度和器件热阻与台面直径变化关系如图10所示。随着直径增加, 有源区温度开始快速上升, 台面直径 $30\ \mu\text{m}$ 以后开始趋于平缓, 有源区温度变化变得很小。台面直径由 $10\ \mu\text{m}$ 增大至 $52\ \mu\text{m}$, 有源区温度升高 $6\ ^\circ\text{C}$, 热阻上升 $0.52\ \text{K/mW}$, 表明覆铜时增大台面尺寸不利于器件降温和改善热阻。

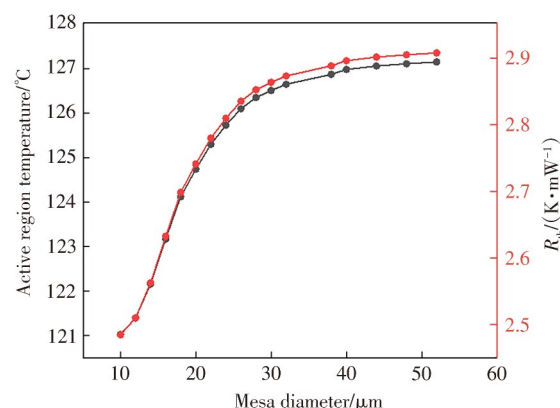


图10 覆铜时有源区温度、热阻与台面直径变化关系曲线

Fig. 10 Relationship curves between the temperature of the active region, thermal resistance and the mesa diameters under copper conditions

我们在3.1节得知器件顶出光方式时台面尺寸增大会增强器件散热能力, 使得有源区温度和热阻减小。但在器件表面覆铜时增大台面尺寸, 却使得器件散热能力下降。这是因为器件表面覆铜时, 有源区部分热量侧向扩散明显, 当台面较小时, 有源区温度侧向扩散至铜热沉的路径较短, 而台面直径扩大后, 侧向散热路径变长, 散热效果变差。

4 结 论

本文对不同封装下 VCSEL 器件的热特性进行了模拟, 对影响有源区温度的参数进行了数值分析, 模拟计算了采用不同封装方式时, 有源区温度与电流的关系、温度和器件热阻与台面尺寸的关系, 以及器件覆铜对有源区温度和热阻的影响。通过数据分析, 得出氧化孔径 $5\ \mu\text{m}$ 时, 在台面尺寸小于 $30\ \mu\text{m}$ 范围内, 顶面出光的 VCSEL 器件台面直径增大, 可有效增强散热; 而若是衬底出光的器件倒装焊封装时, 增大台面直径反而会遏制散热, 较小的台面更利于器件散热。此外, 顶出光 VCSEL 进行表面覆铜时, 增加覆铜厚度、增大覆

铜延伸长度有利于器件散热,但覆铜时增大台面尺寸不利于器件散热。本文研究对 VCSEL 器件的结构及封装方法的热特性具有一定的指导作用。

本文专家审稿意见及作者回复内容的下载地址:
<http://cjl.lightpublishing.cn/thesisDetails#10.37188/CJL.20240141>.

参 考 文 献:

- [1] IGA K. Vertical-cavity surface-emitting laser (VCSEL) [J]. *Proc. IEEE*, 2013, 101(10): 2229-2233.
- [2] DI P C, LI X P, YANG J, *et al.* High-power VCSEL-pumped slab laser with temperature fluctuation adaptability [J]. *IEEE Photonics Technol. Lett.*, 2021, 33(8): 395-398.
- [3] SEURIN J F, ZHOU D L, XU G Y, *et al.* High-efficiency VCSEL arrays for illumination and sensing in consumer applications [C]. *Proceedings of the Vertical-Cavity Surface-Emitting Lasers XX*, San Francisco, 2016: 60-68.
- [4] SEURIN J F, XU G Y, GUO B M, *et al.* Efficient vertical-cavity surface-emitting lasers for infrared illumination applications [C]. *Proceedings of the Vertical-Cavity Surface-Emitting Lasers XV*, San Francisco, 2011: 108-117.
- [5] LI J, LI C H, HENNEKEN V, *et al.* 25.8 Gb/s submillimeter optical data link module for smart catheters [J]. *J. Lightwave Technol.*, 2022, 40(8): 2456-2464.
- [6] CUNNINGHAM J E, MCELFFRESH D K, LOPEZ L D, *et al.* Scaling vertical-cavity surface-emitting laser reliability for petascale systems [J]. *Appl. Opt.*, 2006, 45(25): 6342-6348.
- [7] 徐汉阳, 田思聪, 韩赛一, 等. 53 Gbit/s 高速单模 940 nm 垂直腔面发射激光器 [J]. *发光学报*, 2022, 43(7): 1114-1120.
 XU H Y, TIAN S C, HAN S Y, *et al.* 53 Gbit/s high speed single mode 940 nm vertical-cavity surface-emitting laser [J]. *Chin. J. Lumin.*, 2022, 43(7): 1114-1120. (in Chinese)
- [8] MEI Y, XU R B, XU H, *et al.* A comparative study of thermal characteristics of GaN-based VCSELs with three different typical structures [J]. *Semicond. Sci. Technol.*, 2018, 33(1): 015016.
- [9] CHENG H T, YANG Y C, LIU T H, *et al.* Recent advances in 850 nm VCSELs for high-speed interconnects [J]. *Photonics*, 2022, 9(2): 107.
- [10] HONG K B, HUANG W T, CHUNG H C, *et al.* High-speed and high-power 940 nm flip-chip VCSEL array for LiDAR application [J]. *Crystals*, 2021, 11(10): 1237.
- [11] PAN P C, NAG D, KHAN Z, *et al.* Effect of thermal management on the performance of VCSELs [J]. *IEEE Trans. Electron Devices*, 2020, 67(9): 3736-3739.
- [12] KHAN Z, CHANG Y H, PAN T L, *et al.* High-brightness, high-speed, and low-noise VCSEL arrays for optical wireless communication [J]. *IEEE Access*, 2022, 10: 2303-2317.
- [13] SPIGA S, SOENEN W, ANDREJEW A, *et al.* Single-mode high-speed 1.5- μm VCSELs [J]. *J. Lightwave Technol.*, 2017, 35(4): 727-733.
- [14] YUAN C X, LI Y, WANG Y L, *et al.* Thermal management of high-power vertical-cavity surface-emitting laser arrays [J]. *IEEE Trans. Electron Devices*, 2023, 70(12): 6421-6426.
- [15] MATSUMAE T, TAKIGAWA R, KURASHIMA Y, *et al.* Low-temperature direct bonding of InP and diamond substrates under atmospheric conditions [J]. *Sci. Rep.*, 2021, 11(1): 11109.
- [16] AL-OMARI A N, ALIAS M S, ABABNEH A, *et al.* Improved performance of top-emitting oxide-confined polyimide-plarized 980 nm VCSELs with copper-plated heat sinks [J]. *J. Phys. D: Appl. Phys.*, 2012, 45(50): 505101.
- [17] QI C, SHI X Z, WANG G F, *et al.* A new circuit-level thermal model of vertical-cavity surface-emitting lasers [C]. *Proceedings of the 2009 Second International Conference on Intelligent Computation Technology and Automation*, Changsha, China, 2009: 937-940.
- [18] BAVEJA P P, KOEGL B, WESTBERGH P, *et al.* Impact of device parameters on thermal performance of high-speed oxide-confined 850-nm VCSELs [J]. *IEEE J. Quantum Electron.*, 2012, 48(1): 17-26.
- [19] XUN M, PAN G Z, ZHAO Z Z, *et al.* Analysis of thermal properties of 940-nm vertical cavity surface emitting laser arrays [J]. *IEEE Trans. Electron Devices*, 2021, 68(1): 158-163.
- [20] LEE H K, SONG Y M, LEE Y T, *et al.* Thermal analysis of asymmetric intracavity-contacted oxide-aperture VCSELs for efficient heat dissipation [J]. *Solid-State Electron.*, 2009, 53(10): 1086-1091.

- [21] SARUA A, JI H F, HILTON K P, *et al.* Thermal boundary resistance between GaN and substrate in AlGaIn/GaN electronic devices [J]. *IEEE Trans. Electron Devices*, 2007, 54(12): 3152-3158.
- [22] MACKENZIE R, LIM J J, BULL S, *et al.* Inclusion of thermal boundary resistance in the simulation of high-power 980 nm ridge waveguide lasers [J]. *Opt. Quantum Electron.*, 2008, 40(5-6): 373-377.
- [23] BALANDIN A, WANG K L. Significant decrease of the lattice thermal conductivity due to phonon confinement in a free-standing semiconductor quantum well [J]. *Phys. Rev. B*, 1998, 58(3): 1544.
- [24] KHITUN A, BALANDIN A, LIU J L, *et al.* In-plane lattice thermal conductivity of a quantum-dot superlattice [J]. *J. Appl. Phys.*, 2000, 88(2): 696-699.
- [25] OSIŃSKI M, NAKWASKI W. Effective thermal conductivity analysis of 1.55 μm InGaAsP/InP vertical-cavity top-surface-emitting microlasers [J]. *Electron. Lett.*, 1993, 29(11): 1015-1016.
- [26] TATUM J A. The evolution of 850 nm VCSELs from 10 Gb/s to 25 and 56 Gb/s [C]. *Proceedings of the OFC 2014, San Francisco*, 2014: 1-3.
- [27] NAKWASKI W. Thermal conductivity of binary, ternary, and quaternary III-V compounds [J]. *J. Appl. Phys.*, 1988, 64(1): 159-166.
- [28] ADACHI S. Lattice thermal conductivity of group-IV and III-V semiconductor alloys [J]. *J. Appl. Phys.*, 2007, 102(6): 063502.
- [29] NAKWASKI W, KONTKIEWICZ A M. Thermal resistance of light-emitting diodes [J]. *IEEE Trans. Electron Devices*, 1985, 32(11): 2282-2291.



张玮(1996-),女,河南安阳人,硕士研究生,2018年于电子科技大学获得学士学位,主要从事面发射激光器热特性方面的研究。

E-mail: zhangwei212@mails.ucas.ac.cn



王延靖(1994-),男,甘肃景泰人,博士,助理研究员,2020年于中国科学院长春光学精密机械与物理研究所获得博士学位,主要从事垂直腔面发射激光器方面的研究。

E-mail: wangyanjing@ciomp.ac