

文章编号: 1000-7032(2024)06-0970-08

大功率垂直腔面发射激光器阵列的热优化

夏宇祺^{1,2}, 慕京飞^{1,2}, 周寅利^{1*}, 张 星¹, 张建伟¹, 陈 超¹,
苑高辉^{1,2}, 张 卓^{1,2}, 刘天娇^{1,2}, 白浩鹏^{1,2}, 徐玥辉^{1,2},
孙晶晶^{1,2}, 宁永强¹, 王立军¹

(1. 中国科学院长春光学精密机械与物理研究所 发光学及应用国家重点实验室, 吉林 长春 130033;

2. 中国科学院大学, 北京 100049)

摘要: 提出了一个新的参数——温度影响因子, 其统筹考虑了垂直腔面发射激光器(VCSEL)阵列单元之间的间距、氧化孔径尺寸、单元的数量和输入电流, 并可用于表征阵列受热串扰影响程度。在此基础上, 基于Python设计了VCSEL阵列的优化布局算法, 并建立了热电耦合模型, 验证了优化布局对温度特性的优化效果, 与常规布局相比, 优化阵列内部温升显著降低。另外, 在固定电流密度和发光面积的条件下, 同时减小氧化孔径尺寸和增加单元数可以有效地改善VCSEL阵列的温度特性。10 μm 氧化孔径的平均温度比30 μm 氧化孔径的平均温度低28 K。研究表明, 本文所提出的VCSEL阵列优化方案有效减低了热串扰的影响, 通过对温度影响因子中各变量的分析, 可以为VCSEL阵列的设计提供指导。

关键词: 垂直腔面发射激光器; 热串扰; 阵列设计; COMSOL热电仿真

中图分类号: TN248.4

文献标识码: A

DOI: 10.37188/CJL.20240048

Thermal Optimization of High-power Vertical Cavity Surface Emitting Laser Arrays

XIA Yuqi^{1,2}, MU Jingfei^{1,2}, ZHOU Yinli^{1*}, ZHANG Xing¹, ZHANG Jianwei¹, CHEN Chao¹,
YUAN Gaohui^{1,2}, ZHANG Zhuo^{1,2}, LIU Tianjiao^{1,2}, BAI Haopeng^{1,2}, XU Yuehui^{1,2},
SUN Jingjing^{1,2}, NING Yongqiang¹, WANG Lijun¹

(1. State Key Laboratory of Luminescence and Applications, Changchun Institute of Optics, Fine Mechanics and Physics,
Chinese Academy of Sciences, Changchun 130033, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China)

* Corresponding Author, E-mail: zhouyinli@ciomp.ac.cn

Abstract: In this study, we designed a new parameter, the temperature impact factor, which considers the spacing between vertical-cavity surface-emitting laser (VCSEL) array units, size of the oxidation aperture, number of units, and the input current, and can be used to characterize the degree of thermal crosstalk in the array. Based on this, we designed an optimization layout algorithm for the VCSEL array and established a thermal-electric coupling model to verify the benefits of the optimized layout on temperature characteristics. Compared with the conventional layout, the temperature rise was reduced by 5%. In addition, under the condition of fixed current density and luminous area, reduction of the oxidation aperture and increasing the number of units can effectively improve the temperature characteristics of the VCSEL array. The average temperature of the 10 μm oxidation aperture was 30 K lower than that of the 30 μm oxidation aperture. The research results show that the impact of thermal crosstalk in the VCSEL

收稿日期: 2024-02-27; 修订日期: 2024-03-13

基金项目: 国家重点研发计划项目(62334009); 国家自然科学基金(52172165, 62374164, 62274165, 62304224); 吉林省科技发展计划重点项目(20220201066GX, 20220201077GX, 20220201063GX); 博士后基金项目(GZC20232977)
Supported by National Key Research and Development Program of China(62334009); National Natural Science Foundation of China(52172165, 62374164, 62274165, 62304224); Key Scientific and Technological Research Projects in Jilin Province(20220201066GX, 20220201077GX, 20220201063GX); China Postdoctoral Science Foundation(GZC20232977)

array is effectively reduced and provide guidance for the design of the VCSEL array.

Key words: vertical cavity surface emitting laser; thermal crosstalk; array design; COMSOL thermoelectric simulation

1 引言

垂直外腔面发射半导体激光器(Vertical external cavity surface emitting laser, VCSEL)具有低功耗、圆形对称光点、低发散角和易于二维集成等优势,广泛应用于激光雷达、数据通信和激光医疗领域^[1]。但是,由于单个VCSEL器件功率有限,我们可以将多个单元紧凑排列制成阵列,进一步增加VCSEL的输出功率。但这也会引起热串扰问题,导致有源区温度升高,降低VCSEL寿命,损害光输出功率、增加阈值电流等问题^[2-5]。为此,我们亟需设计一种降低VCSEL阵列工作温度的方法。

目前,已经有多个科研小组对VCSEL阵列热串扰问题进行了优化研究。2011年,Savidis分析了电流和衬底厚度对工作温度的影响^[6]。2013年,Guan课题组分析了VCSEL耗散功率的产生机制^[7]。2014年,Abbasian小组进行了基于高折射率对比度光栅(HCG)的VCSEL热分析^[8]。2019年,Qi等提出了基于最小势能原理优化阵列布局的方法^[9]。2021年,Xun等^[10]系统地分析了20元VCSEL阵列输出功率、转换效率、光谱、热阻和远场的温度依赖性。2022年,Wang小组进行了基于激光3D打印的高能VCSELs微通道散热设计与分析^[11]。2022年,金东岳^[12]建立了线性功耗和二次功耗的二维VCSEL阵列紧凑电光热模型,研究了阵列单元间距和布局对器件性能的影响。

优化台面分布一直都是降低热串扰的一个重要方式^[13]。在本研究中,我们综合考虑了单元间距、氧化孔径尺寸、单元数量和输入电流对VCSEL阵列温度的影响,并推导出了“温度影响因子”来表征阵列的温度特性。基于该参数,我们设计了一种VCSEL阵列排布的优化排布算法,并且使用COMSOL Multiphysics软件建立了热电耦合模型,从理论和模拟角度研究了温度影响因子对工作温度的影响。我们还研究了在固定电流密度和发光面积情况下,氧化孔径尺寸和单元数量的同时变化对温度特性的影响,发现较小的氧化孔径尺寸与多单元数的情况下,可以降低阵列的平均内部温度,并减少热串扰的影响。本文给出

了普遍的研究规律和结论,适用于多种VCSEL阵列的应用领域。

2 理论优化模型和热电模型的设计

我们建立了VCSEL阵列的温度分布积分模型,如图1(a)所示。在模型中,C代表半径为R的圆形阵列的中心点,H代表VCSEL单元作为热源的位置,L代表该热源到阵列中另一个半径为r的单元中心的距离。

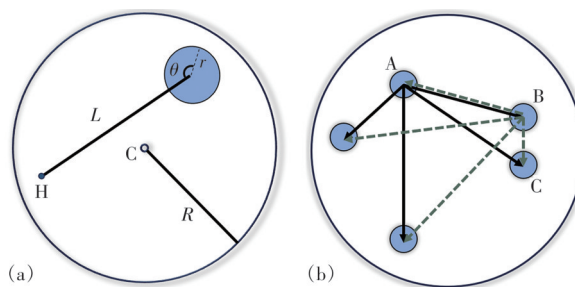


图1 (a)温度贡献的积分路径;(b)VCSEL单元之间的热串扰

Fig.1 (a) Integral path of the temperature contribution. (b) Thermal crosstalk between VCSEL units

根据热导率的定义,可以得出单个VCSEL在距离L处的温度贡献为^[14]:

$$\Delta T_i(L) = \frac{P}{h} \int_L^\infty \frac{dr}{2\pi r^2} = \frac{P}{2\pi h L} = \frac{I^2 \delta + KI}{2\pi h L}, \quad (1)$$

其中P代表单个VCSEL的耗散功率,它主要由线性功耗(P_{LPD})与二次功耗(P_{QPD})组成;K为线性功耗系数^[15];二次功耗由焦耳热 $I^2\delta$ 组成,其中I是流过该单元的电流, δ 是串联电阻;h是热导率。根据图1(a)所示的积分路径,VCSEL阵列中的各台面是离散分布的,因此,阵列中的各单元都会互相产生热串扰的影响,作用于半径等于其氧化孔径尺寸r的圆形区域。因此,我们可以推导出某一个单元对其他单元的温度分布贡献:

$$\Delta T_i(L, r) = \int_0^{2\pi} \int_0^r \Delta T_i \left(\sqrt{L^2 + r^2 - 2Lr \cos \theta} \right) r dr d\theta. \quad (2)$$

因为涉及到复杂的二重积分,所以我们使用Python SciPy库中的dblquad函数进行数值积分。阵列中的每个单元都会产生对温度分布的影响,如图1(b)所示。因此,我们首先计算单元A对

所有其他单元的温度贡献,然后以相同的方式计算所有其他单元(例如,B和C)的温度贡献。最后,我们使用有限元求和法来表示所有的贡献:

$$\Delta T_{\text{total}}(L, r) = \sum \sum \int_0^{2\pi} \int_0^r \Delta T_i \left(\sqrt{L^2 + r^2 - 2Lr \cos \theta} \right) r dr d\theta. \quad (3)$$

我们将公式(1)代入公式(3)中,其中单个单元的输入电流 I 由总电流 I_{in} 除以单元数 n 表示。我们可以推导出温度影响因子 T_{total} ,这个变量代表整个阵列中所有单元的温度贡献的总和。重新排列的方程如下:

$$T_{\text{total}} = \sum \sum \frac{I_{\text{in}}^2}{n} \delta + K \frac{I_{\text{in}}}{n} \int_0^{2\pi} \int_0^r \frac{1}{\sqrt{L^2 + r^2 - 2Lr \cos \theta}} r dr d\theta. \quad (4)$$

所有圆形阵列都可以通过计算温度影响因子来表征其受热串扰的程度。然而,该参数仅表示变化趋势,并不定量表示温度。在公式(4)中,主要变量为单元间距 L 、总电流 I_{in} 、氧化孔径尺寸 r 和单元数 n 。通过该参数,我们可以准确地知道以上变量的改变对 VCSEL 阵列温度的影响,并且进一步通过这些变量上的设计来优化 VCSEL 的热特性,为 VCSEL 阵列排布提供指导。在这项研究中,我们选择了固定的阵列面积,因为过大的面积会影响发散角。

通过对以往文献的分析^[16],我们发现圆形阵列的温度特性会明显优于方形阵列,所以我们以圆形阵列为基础,选取需要的氧化孔径尺寸,通过改变圆形阵列中每个环之间的距离,可以计算出 T_{total} 最低的优化排布方式。

编写一个 Python 程序,采取遍历算法的思想,算法流程图如图 2(a) 所示。我们将要优化的圆形阵列定义为由 N 个环组成,每个环上有相应个数的 VCSEL 单元,选取了氧化孔径尺寸为 $20 \mu\text{m}$ 的单元,每个环的单元数及初始状态如图 2(b) 所示,分别为 {4, 8, 12, 16, 24}, 共计 64 个单元,选取输入电流为 4 A。最外环半径已经固定在 $500 \mu\text{m}$,所以内部环所处位置的组合情况有限,于是遍历了每个环的半径组合,我们计算了各情况的温度影响因子,通过确定最低温度影响因子,得到相应的优化布置,如图 2(c) 所示。5 个环的半径分别为 88.3, 168.3, 288.3, 388.3, $500 \mu\text{m}$,其温度影响因子为 1 154。

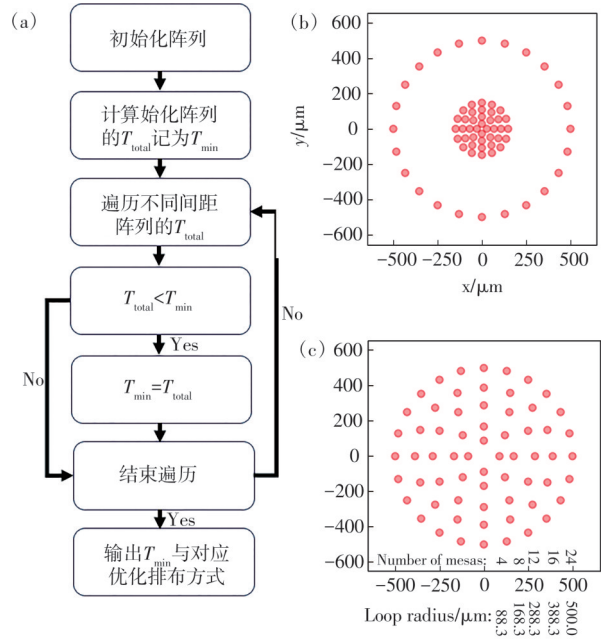


图 2 (a) 算法流程图;初始(b)和优化(c)阵列排布
Fig.2 (a) Algorithm flowchart. Initial(b) and optimized(c) array layout

利用 COMSOL 建立了一个热电偶模型,研究了 980 nm VCSEL 阵列的热特性,并验证了其优化效果。VCSEL 阵列的主要热源是焦耳热和载流子泄漏,其中,焦耳热与注入电流的平方成正比,载流子泄漏的热功率与注入电流正相关。在模拟中,VCSEL 由 P-电极、P-DBR、氧化层、有源区、N-DBR、衬底和 N-电极组成^[17],如图 3 所示。

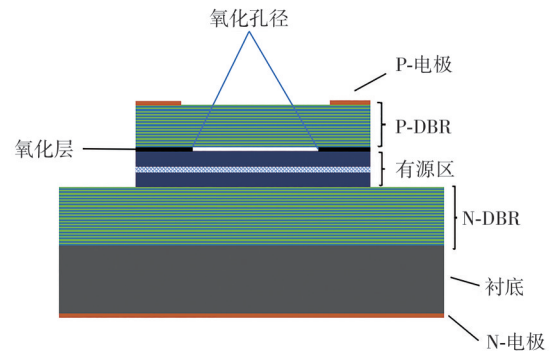


图 3 垂直腔面发射激光器(VCSEL)结构示意图(侧视图)
Fig.3 Schematic (side view) of the vertical cavity surface-emitting laser (VCSEL) structure

当进行热模拟时,使用 COMSOL 软件求解稳态热流方程:

$$C_p \rho \nabla T = \nabla (h \nabla T) + Q_{\text{tot}}, \quad (5)$$

其中, C_p 是恒压下的热容量, ρ 是材料密度, h 是热导率, Q_{tot} 是总热能密度。在上式中:

$$h \nabla T = q_0 + h(T_{\text{inf}} - T) + \varepsilon k_B (T_{\text{surr}}^4 - T^4), \quad (6)$$

其中, T 为初始温度(假定为 293.15 K), q_0 为向内热流, h 为传热系数, ε 为表面发射率, k_B 为玻尔兹曼常数, T_{inf} 为容积环境温度, T_{surr} 为辐射环境温度。

在 VCSEL 阵列的有源区域中产生的热量主要通过经由 N-DBR 与 GaAs 衬底传导到铜散热器以及通过来自顶部电极与器件侧壁的对流和辐射传递到环境中。由于器件与铜散热器直接接触, 假设散热器处于室温(~ 283 K), 热量主要通过传导释放, 对流和辐射可以忽略不计^[18]。

在热电耦合模型中, 主要的热量产生是由焦耳热引起的, 因此热源的总功率密度设置为:

$$Q_{\text{tot}} = Q_J + Q_{\text{nrad}} + Q_{\text{Aug}}, \quad (7)$$

其中, Q_J 是焦耳热, 主要由 P-DBR、N-DBR 和衬底产生; Q_{nrad} 和 Q_{Aug} 分别是由非辐射复合和俄歇复

合产生的热, 主要来自有源区。在阵列中, 热源的分布是电流通过每个单元的有源区域的一部分。在仿真模型的计算过程中, 我们采用了有限元方法, 衬底和 N-DBR 是长、宽为 1 100 μm , 高分别为 100 μm 与 4.535 μm 的长方体, 其余结构则按照不同氧化孔径尺寸的单元进行设计。在单个器件中, 氧化孔径由于限制了电流的传输, 其有源区的有效面积并非是整个区域, 而是氧化孔径导通区域下部分的有源区区域, 被称为激活区域, 故我们将有源区其他部分设置为电绝缘。如图 3 所示, DBR 与有源区都是多层结构, 我们分别计算了 DBR 与有源区的整体电导率与热导率作为仿真中的参数。这是因为阵列中的单元数太多, 如果不简化, 会导致计算机的计算过载。表 1^[19]列出了每个部件的热导率、恒压热容量和材料密度。

表 1 模拟中使用的材料属性

Tab. 1 Material properties used in the simulation

外延层	电导率/ $(\Omega \cdot \text{m})^{-1}$	热导率/ $(\text{W} \cdot \text{m}^{-1} \cdot \text{K}^{-1})$	厚度/nm	材料密度/ $(\text{kg} \cdot \text{m}^{-3})$
P-电极	$\sigma_x = \sigma_y = \sigma_z = 1 \times 10^7$	$k_x = k_y = k_z = 315$	100	19.32×10^3
P-DBR	$\sigma_x = \sigma_y = 2.761 \times 10^3$	$k_x = k_y = 69.21$	3 401	4.53×10^3
	$\sigma_z = 4.454 \times 10^2$	$k_z = 54.29$		
有源区	$\sigma_x = \sigma_y = 5.9 \times 10^2$	$k_x = k_y = 45.81$	284	5.39×10^3
	$\sigma_z = 1.2 \times 10^2$	$k_z = 43.75$		
N-DBR	$\sigma_x = \sigma_y = 5.933 \times 10^3$	$k_x = k_y = 69.21$	4 535	4.53×10^3
	$\sigma_z = 7.932 \times 10^2$	$k_z = 54.29$		
衬底	$\sigma_x = \sigma_y = \sigma_z = 4.5 \times 10^7$	$k_x = k_y = k_z = 45$	1×10^5	5.53×10^3
N-电极	$\sigma_x = \sigma_y = \sigma_z = 1 \times 10^7$	$k_x = k_y = k_z = 315$	100	19.3×10^3

3 温度影响因子的变量分析

3.1 阵列中单元间距的优化

我们按照图 2(c)中所示的优化布局进行热电耦合模拟, 该模型选取了氧化孔径尺寸为 20 μm 的单元, 整个阵列共有 5 个环组成, 每个环的单元数分别为 4, 8, 12, 16, 24, 共计 64 个单元, 5 个环的半径分别为 88.3, 168.3, 288.3, 388.3, 500 μm , 输入电流为 4 A。同时, 我们也对圆形等距(ELD)阵列和方形阵列进行了模拟。ELD 阵列中的环数和每个环的单元数与优化阵列相同, 5 个环的半径分别为 100, 200, 300, 400, 500 μm , 而正方形阵列由边长为 886 μm 的 8×8 阵列表示。衬底是长宽为 1 100 μm 、高为 100 μm 的长方体。需要注意的是, 这里正方形阵列边长采取 886 μm 是为了保证三个阵列的总面积相同, 圆形阵列最外环的半径

为 500 μm , 整体面积为 $\pi \times 500 \times 500 = 78\,500 \mu\text{m}^2$, 故方形阵列边长也选取 $\sqrt{78\,500} = 886 \mu\text{m}$ 。

在 4 A 输入电流下, 优化阵列与 ELD 阵列的电流分布如图 4 所示, 截取了通过阵列中心垂直于 y 轴的平面, 图中箭头表示电流流经方向, 所有单元并联, 电流将均匀地分配到每个单元。可以

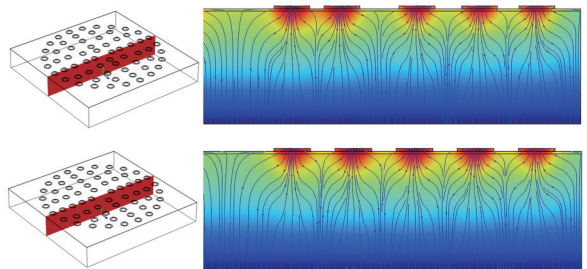


图 4 优化阵列与圆形等距阵列的电流密度流线图

Fig.4 Current density streamline diagram of optimized array and circular isometric array

看出,由于氧化孔径限制作用的存在,电流集中于有源区中心激活区域部分。

在 4 A 输入电流条件下的温度分布示于图 5 中,图 5 中的彩色三维模型是 VCSEL 阵列的整体温度分布图,图例在图右侧。由于每个单元是并联的,当总偏置电流为 4 A 时,电流均匀地流过每个单元,从而产生焦耳热与载流子复合产热。然而,由于阵列的紧凑布置,还会导致热串扰的发生。从三维模型中可以发现,中心区域的温度最高,因此我们定量分析了该区域单元的温度。图 5 示出了中心位置的温度分布,该中心位置是 VCSEL 阵列中具有最高工作温度的区域。具体位置由图中阵列的三维温度分布图中的白色虚线表示。优化阵列、ELD 阵列和方形阵列的最高温度分别为 344 K、347 K 和 349 K。与初始衬底温度 283 K 相比,温升分别为 61 K、64 K 与 66 K,优化阵列的温升相比于后两者降低了 4.6% 与 7.5%。根据以前的文献和实验^[16],发现在这个温度范围内,温度降低 5% 可以增加 30% 的输出功率。优化阵列中心区域的工作温度显著低于其他两个区域,证明了优化阵列可以有效降低阵列工作时的内部温度。同时我们计算了优化阵列、ELD 阵列和方形阵列的 T_{total} ,分别为 1 154, 1 193, 1 231,在图 5 中进行了标注, T_{total} 所表征的热串扰影响程度与阵列的内部温度趋势符合,拥有较低 T_{total} 的阵列内部温度会更低。

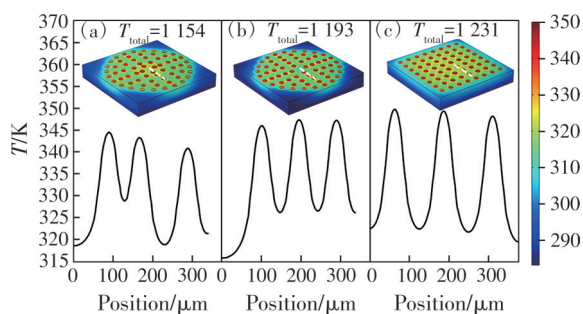


图 5 优化阵列(a)、圆形等距(ELD)阵列(b)和方形阵列(c)的温度分布

Fig.5 Temperature distributions of the optimized(a), equal loop distance(ELD)(b), and square(c) arrays

3.2 基于单元数与氧化孔径尺寸的优化

单元数的增加或氧化孔径尺寸的增大都可以降低整个阵列的电流密度,减少内部产热,降低温度;但是电流密度的降低会影响到输出功率,尤其是氧化孔径尺寸的增大还会增加器件的阈值电流密度,甚至使得电流密度低于阈值电流密度无法出光。为此,我们在总输入电流不变的情况下,调整

氧化孔径尺寸的同时,我们还改变了单元的数量,以使每个阵列的总发光面积与电流密度相同。在该条件下,模拟每个阵列的温度分布和平均温度。

我们设计了 5 个阵列,加上了 4 A 的偏置电流,氧化孔径尺寸分别为 10, 15, 20, 25, 30 μm 以及单元数 252, 112, 63, 40, 28 个。优化阵列的温度影响因子分别为 804, 906, 1 154, 1 850, 2 307。可以发现随着氧化孔径尺寸的增加, T_{total} 也逐渐增加,热串扰的影响也更严重。我们还模拟了具有不同氧化孔径尺寸与单元数的 ELD 和方形阵列。阵列中的所有单元仍然并联于衬底,施加 4 A 的电流后温度分布如图 6 所示。该图是 15 个阵列的三维模拟模型的 z 轴正方向的俯视图。颜色变化代表该区域的温度变化,图例在图的最右边。从上到下,我们看到方形、等距离圆形和优化阵列布局。随着氧化孔径尺寸的减小和单元数的增加,阵列的整体温度降低,并且温度整体分布更均匀,不会在中心区域出现极度高温的情况,对极限温度分布有着显著改善,减小了对阵列中心区域的输出功率影响。

图 7 展示了方形阵列、ELD 阵列和优化阵列在不同氧化孔径尺寸(分别为 10, 15, 20, 25, 30 μm)下的平均温度。在图 7 中,在相同的发光面积和电功率条件下,优化阵列与方形阵列的最大平均温差达到了 40 K。方形阵列中的最高工作温度会严重影响 VCSEL 阵列的使用寿命,难以维持正常工作状态。在优化阵列的五种情况中,最大温差达到了 28 K,随着氧化孔径的减小,有源区的平均温度也降低。对于相同的发光面积和输入电流,具有较小氧化孔径的阵列表现出较好的温度特性,受热串扰的影响较小,获得较好的输出特性,并且具有较小的阈值电流。

如图 8 所示,我们模拟了 10 μm 氧化孔径尺寸下三种阵列在不同电流下的平均温度,优化阵列的平均温度明显低于另外两种阵列。

我们模拟了图 6 中优化阵列五种情况在不同电流下的平均温度,如图 9 所示。随着电流的增加,不同氧化孔径尺寸的阵列平均温度也不断加速升高,小氧化孔径尺寸的阵列平均温度明显低于大氧化孔径尺寸阵列,电流越大,各氧化孔径尺寸阵列之间的温差也逐渐增大。但是,随着氧化孔径尺寸的降低,对内部温度的优化效果也有着减弱的趋势。

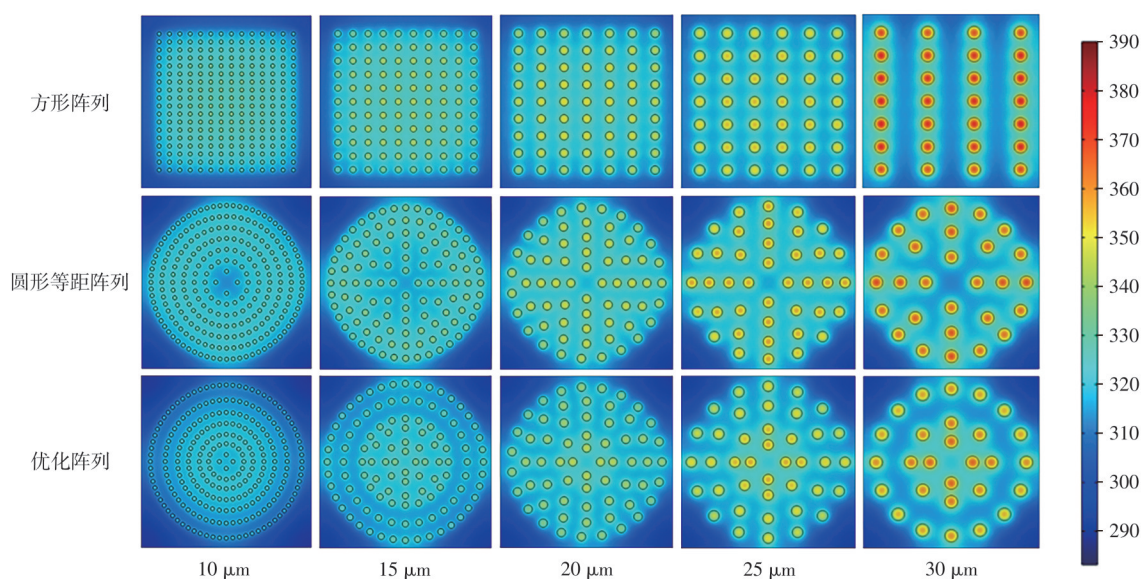


图6 不同氧化物孔径下方形、ELD阵列和优化阵列的温度分布

Fig.6 Temperature distribution of square, equal-loop-distance, and optimized arrays under different oxide apertures

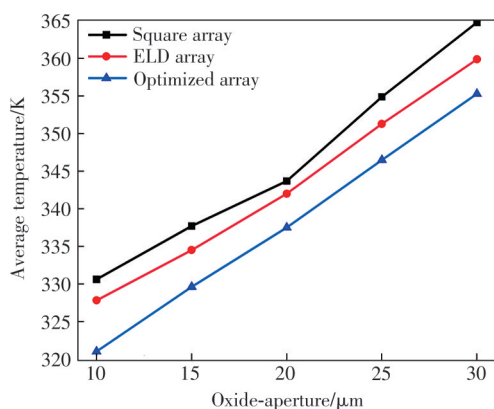


图7 方形、ELD和优化阵列的平均温度

Fig.7 Average temperature of the square, ELD, and optimized arrays

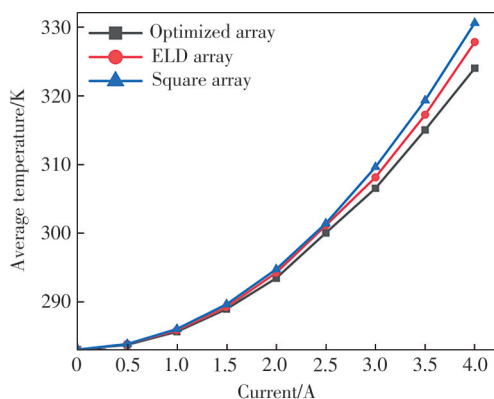


图8 10 μm 氧化孔径尺寸方形、ELD和优化阵列不同电流下的平均温度

Fig.8 Average temperature of square, ELD and optimized array with 10 μm oxide aperture size at different currents

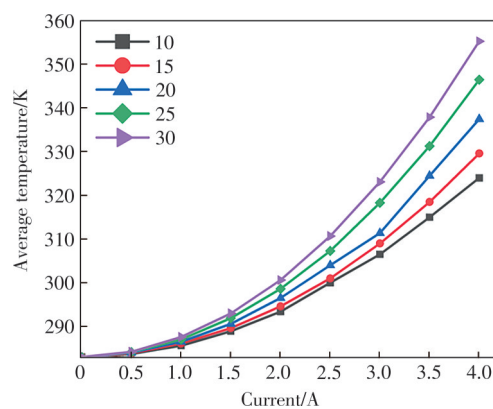


图9 不同氧化孔径尺寸阵列在不同电流下的平均温度

Fig.9 Average temperature of arrays with different oxide aperture sizes under different currents

4 结 论

本文推导了温度影响因子,该因子综合考虑了VCSEL阵列单元之间的间距、氧化孔径尺寸、单元的数量和输入电流,以表征阵列的温度特性。在此基础上,提出了VCSEL阵列的优化布局算法,使用python编写程序,计算出最优的排布方式,并利用COMSOL软件建立了热电耦合模型,进一步研究了不同阵列排布的热特性。结果表明,优化阵列、圆形等距阵列和方形阵列的有源区的最高温度增幅分别为61 K、64 K和66 K,分别降低了5%和7.5%。这表明新配置的阵列取得了显著的优化效果。通过建立热电耦合模型,我们能够从理论和模拟两个角度研究具体的影响趋势。我们发现,增加单元数或氧化孔径尺

寸都可以降低电流密度和总温度,然而,这却不利于输出功率和阈值电流。在恒定的电流密度和发光面积条件下,通过调整单元数量和氧化孔径尺寸,有效地降低了 VCSEL 阵列的整体工作温度,从而优化了其性能。这些发现和模型可用于阵列优化布局设计,以改善热特性,降低

器件工作温度,实现提高功率和延长使用寿命的目标。

本文专家审稿意见及作者回复内容的下载地址:
<http://cjl.lightpublishing.cn/thesisDetails#10.37188/CJL.20240048>.

参 考 文 献:

- [1] SEURIN J F, ZHOU D L, XU G Y, *et al.* High-efficiency VCSEL arrays for illumination and sensing in consumer applications [C]. *Proceedings of SPIE 9766, Vertical-Cavity Surface-Emitting Lasers XX, San Francisco*, 2016: 60-68.
- [2] WOLF P, MOSER P, LARISCH G, *et al.* High-speed and temperature-stable, oxide-confined 980-nm VCSELs for optical interconnects [J]. *IEEE J. Sel. Top. Quantum Electron.*, 2013, 19(4): 1701207.
- [3] IBRAHIM H R, HASSAN A M A, GU X D, *et al.* Low power consumption 1 060 nm single-mode intracavity metal aperture VCSEL with transverse resonance [C]. *Proceedings of the 27th International Semiconductor Laser Conference, Potsdam*, 2021: 1-2.
- [4] DOHLE R, HENNING G, FRIEDRICH T, *et al.* New packaging technology for disruptive 1- and 2-dimensional VCSEL arrays and their electro-optical performance and applications [C]. *Proceedings of the 72nd Electronic Components and Technology Conference, San Diego*, 2022: 1898-1904.
- [5] MEI Y, WENG G E, ZHANG B P, *et al.* Quantum dot vertical-cavity surface-emitting lasers covering the ‘green gap’ [J]. *Light Sci. Appl.*, 2017, 6(1): e16199.
- [6] WANG J H, SAVIDIS I, FRIEDMAN E G. Thermal analysis of oxide-confined VCSEL arrays [J]. *Microelectron. J.*, 2011, 42(5): 820-825.
- [7] SHI G Z, GUAN B L, LI S, *et al.* Power dissipation in oxide-confined 980-nm vertical-cavity surface-emitting lasers [J]. *Chin. Phys. B*, 2013, 22(1): 014206.
- [8] AS’ADI M J, ABBASIAN K, BOSTANABAD A, *et al.* Thermal analysis of high-index-contrast grating (HCG)-based VCSEL [J]. *Optik*, 2014, 125(15): 4017-4022.
- [9] QI Y X, LI W, LIU S P, *et al.* Optimized arrangement of vertical cavity surface emitting laser arrays to improve thermal characteristics [J]. *J. Appl. Phys.*, 2019, 126(19): 193101.
- [10] XUN M, PAN G Z, ZHAO Z Z, *et al.* Analysis of thermal properties of 940-nm vertical cavity surface emitting laser arrays [J]. *IEEE Trans. Electron Devices*, 2021, 68(1): 158-163.
- [11] YAN A R, LIU X, WANG X B, *et al.* Design and analysis of microchannels for heat dissipation of high-energy VCSELs based on laser 3D printing [J]. *Appl. Sci.*, 2022, 12(20): 10205.
- [12] JIN D Y, YANG S M, ZHANG F, *et al.* Thermal design of VCSEL arrays for optical output power improvement [J]. *IEEE Trans. Electron Devices*, 2022, 69(7): 3761-3767.
- [13] ZHONG C Y, ZHANG X, LIU D, *et al.* Enhanced thermal stability of VCSEL array by thermoelectric analysis-based optimization of mesas distribution [J]. *Chin. Phys. B*, 2017, 26(6): 064204.
- [14] AMANN M C, HOFMANN W. INP-based long-wavelength VCSELs and VCSEL arrays [J]. *IEEE J. Sel. Top. Quantum Electron.*, 2009, 15(3): 861-868.
- [15] JIN D Y, ZHOU Y X, GUAN B L, *et al.* Thermally induced current bifurcation and drastically collapse of output optical power in VCSEL arrays [J]. *IEEE Trans. Electron Devices*, 2023, 70(12): 6415-6420.
- [16] ZHONG C Y, ZHANG X, HOFMANN W, *et al.* Low thermal crosstalk 808-nm VCSEL arrays with nonlinear mesa configuration [J]. *IEEE Photonics J.*, 2018, 10(6): 1504608.
- [17] CHOQUETTE K D, GEIB K M, CHUI H C, *et al.* Selective oxidation of buried AlGaAs versus AlAs layers [J]. *Appl. Phys. Lett.*, 1996, 69(10): 1385-1387.
- [18] XUN M, XU C, XIE Y Y, *et al.* Modal properties of 2-D implant-defined coherently coupled vertical-cavity surface-emitting laser array [J]. *IEEE J. Quantum Electron.*, 2015, 51(1): 2600106.

- [19] LIU Y Y, HUANG Y W, ZHONG C Y, *et al.* VCSEL array thermal-distribution optimized by mesas rearrangement [J]. *Optik*, 2019, 186: 443-448.



夏宇祺(1999-),男,江苏苏州人,硕士研究生,2021年于北京理工大学获得学士学位,主要从事垂直腔面发射激光器热特性的研究。

Email: xiayuqi21@ucas.ac.cn



周寅利(1988-),男,内蒙古通辽人,博士,副研究员,2017年于中国科学院长春光学精密机械与物理研究所获得博士学位,主要从事半导体光电子材料及器件的研究。

Email: zhouyinli@ciomp.ac.cn