

文章编号: 1000-7032(2023)11-2011-16

## 硅基量子点激光器研究进展

张楠<sup>1\*</sup>, 谢启杰<sup>1</sup>, 纳全鑫<sup>1</sup>, 骆登峰<sup>1,2</sup>, 贾思琪<sup>1</sup>, 王恺<sup>2</sup>

(1. 鹏城实验室, 广东深圳 518055;

2. 南方科技大学电子与电气工程系, 广东深圳 518055)

**摘要:** 随着全球数据流量的不断增长, 硅基光子集成电路已经成为高性能芯片内/芯片间光通信领域中一个极具发展潜力的研究方向。然而, 由于本征硅的发光效率极低, 硅基片上光源成为光子集成电路中最具挑战性的元器件。为了解决缺乏原生光源的问题, 硅基集成的III-V族半导体激光器已经得到了广泛研究, 该激光器提供了优越的光学和电学性能。值得注意的是, 在III-V族半导体激光器中使用量子点作为增益介质已经引起了诸多关注, 因为它具有多种优点, 如对晶体缺陷的容忍度高、温度敏感度低、阈值电流密度低和反射灵敏度低等。使用量子点的激光增益区在光子集成方面相比量子阱有许多改进。增益带宽可以根据需要进行设计优化, 并在整个近红外光范围内实现激射。量子态与周围材料的大能级分离使其获得了优异的高温性能和亚皮秒时间尺度的增益恢复。本文从量子点材料及量子点激光器、基于晶圆键合技术、基于倒装键合技术、基于直接外延生长技术等多个角度, 综述了硅基III-V族半导体量子点激光器的最新研究进展, 并对其未来前景和挑战进行了探讨。

**关键词:** 硅光子学; 片上量子点激光器; 光子集成

中图分类号: O482.31; TN248.4 文献标识码: A DOI: 10.37188/CJL.20230185

## Research Progress on Silicon-based Quantum Dot Lasers

ZHANG Nan<sup>1\*</sup>, XIE Qijie<sup>1</sup>, NA Quanxin<sup>1</sup>, LUO Dengfeng<sup>1,2</sup>, JIA Siqi<sup>1</sup>, WANG Kai<sup>2</sup>

(1. Peng Cheng Laboratory, Shenzhen 518055, China;

2. Department of Electrical and Electronic Engineering, Southern University of Science and Technology, Shenzhen 518055, China)

\* Corresponding Authors, E-mail: zhangn06@pcl.ac.cn

**Abstract:** With the continuous growth of global data traffic, silicon-based photonic integrated circuits have become an up-and-coming solution in the field of high-performance intra-chip/inter-chip optical communications. However, due to silicon's extremely low intrinsic luminescence efficiency, on-chip light sources have become the most challenging components in photonic integrated circuits. To address the lack of native light sources, silicon-integrated III-V semiconductor lasers have been extensively studied, which offer superior optical and electrical performance. Notably, using quantum dots as the gain medium in III-V semiconductor lasers has garnered much attention due to several advantages, such as high tolerance to crystal defects, high temperature insensitivity, low threshold current density and low reflection sensitivity, etc. Using quantum dots in the laser gain region brings many improvements in photonic integration compared to quantum wells. The gain bandwidth can be designed to be optimized as needed and enable lasing over the entire near-infrared range. The large energy level separation between quantum states and the surrounding material gives them excellent high-temperature performance and sub-picosecond timescale gain recovery. This paper provides a comprehensive review of the latest research progress on silicon-based III-V semiconductor quantum dot lasers from various perspectives, including quantum dot materials and quantum dot lasers based on wafer bonding technology, flip-chip bonding technology, and direct epitaxial growth technology, and discusses their prospects and challenges.

收稿日期: 2023-08-09; 修订日期: 2023-08-27

基金项目: 国家自然科学基金(62105173, 62105174)

Supported by National Natural Science Foundation of China(62105173, 62105174)

**Key words:** silicon photonics; on-chip quantum dot lasers; photonic integration

## 1 引 言

思科年度互联网报告回顾与预测了全球互联网采用率、连接设备激增和网络性能,从2017年到2022年,全球消费者互联网流量增长了四倍,年复合增长率为31%,到2022年将达到每年4.8泽字节(1 ZB=1.181×10<sup>21</sup> B),或每月396艾字节(1 ZB=1 024 EB);预计到2023年底,全球固定宽带的平均速度将为110 Mbps<sup>[1]</sup>。不断增长的带宽需求极大地挑战了信号处理系统,特别是在数据中心和高性能计算系统中,高速、大带宽和低功耗是至关重要的问题。面对这一飙升的全球需求,研究者们正在努力开发更高的数据速率技术来处理负载。然而,传统的硅基信息技术正逐渐饱和,对极快的处理速度和巨大的数据容量的需求呈指数级增长。如今,硅基晶体管的特征尺寸在摩尔定律的要求下已经步入了5 nm以下,进一步缩小尺寸将带来短通道效应、高能耗、热耗散等一系列瓶颈<sup>[2]</sup>。在该背景下,硅基光子集成电路(Si-PICs)被提出用于催化强大的新技术,其光学有源和无源组件全部单片集成在一个芯片上,具有高带宽密度、高能效和低延迟等优点。

Si-PICs能够利用成熟的互补金属氧化物半导体(CMOS)技术,并允许以低成本大规模生产,形成了在半导体工业制造体系中的独特优势。基于Si-PICs的应用,可将其从网络数据通信扩展到传感技术,如车载激光雷达和生物传感器等;展望未来的技术,则包括集成量子技术、光学计算、基于人工智能(AI)的技术和神经网络光子学等。在过去的几十年里,Si-PICs的关键组件取得了快速发展,包括高性能硅基调制器、光电探测器和波导。众所周知,激光器是传输数字信息流的收发器中的核心元器件,但目前的速度还不够快。然而,在过去二十年里,片上硅基激光器的不断发展展示了先进的设计特征,这些特征有助于满足全球对数据激增的需求<sup>[3]</sup>。理想的片上硅基激光光源应根据其应用情况满足上述需求。一般来说,片上硅基光源的工作条件是:(1)电泵浦连续波(CW)激光覆盖现代硅电子芯片,工作温度范围为-40~85 °C;(2)低能耗运行,输出功率足够高,每千兆能耗低;(3)在电信和数据通信波段,如O波段(~1 310 nm)和C波段(~1 550 nm),与现有光纤

网络无缝对接;(4)直接集成到兼容成熟CMOS加工技术的硅基平台上进行大规模制造<sup>[4]</sup>。

虽然硅可以有效地传输、调制和探测光,但IV族半导体的间接带隙结构使其不具有良好的发光特性,硅光发射器的内量子效率仅有百万分之一。因此,硅基片上光源是光子学集成中最具有挑战性的元器件,长期以来一直是硅基PICs的最后一个缺失的组成部分<sup>[5]</sup>。对集成激光光源的要求不仅包括光功率、阈值、泵浦源、稳定性等激光性能参数,还包括低成本、大批量生产。研究人员正试图探索不同的方法将激光集成到硅上。早期,通常采用片外III-V光源,采用边缘耦合或倒装芯片集成<sup>[6-7]</sup>。然而,这些方法限制了硅光子学的进一步扩展。在过去的20年里,针对尺寸、成本和功耗方面的优势,人们开发了各种技术来获得高效的硅基激光器<sup>[8-9]</sup>。本世纪初的研究主要集中在用于增强光发射的硅材料,后来在2010年代初转向Ge,最近转向GeSn合金,因为直接带隙对于高效的室温激光运行至关重要<sup>[10-11]</sup>。此外,可以在有源层内掺杂稀土元素实现激光发射,这与掺稀土光纤激光器的思路类似。掺稀土硅基激光器具有低噪声、高热稳定性的优点<sup>[12]</sup>。与此同时,在硅上集成成熟III-V族激光光源的努力从2000年代中期即已开始。异质集成方法包括晶圆键合和微转移印刷,经过研发,后来已被商业化<sup>[13-14]</sup>。但是,异质键合的方案受制于III-V族衬底的使用,限制了成本的进一步降低。利用直接异质外延生长法,在硅上集成III-V族半导体激光器的研究在2010年代日益受到重视<sup>[5,7,15]</sup>。

在硅衬底上直接外延III-V族材料的方式适合大尺寸生长和大批量生产,是解决硅基光电集成缺少核心光源的理想方案。借助成熟且性能优异的III-V族半导体激光器,特别是硅片上量子点激光器,Si-PICs的发展不仅将彻底改变光通信系统,还将彻底改变其他应用领域,如传感、成像、计量、量子计算等<sup>[16-20]</sup>。但是,受限于III-V族和硅材料的极性不同、晶格失配和热膨胀系数差异,在硅上直接生长III-V族材料会出现反相畴、穿透位错和微裂缝等材料缺陷问题,进而会对器件寿命和工作性能产生严重影响<sup>[21]</sup>。该研究方向的发展是由两个因素推动的。首先,量子点(Quantum dots,

QDs)被证明对晶体缺陷更耐受,因此有望提高在硅上生长的激光器的器件可靠性<sup>[22]</sup>。其次,设计了新的生长方案——在硅上制备低穿透位错密度甚至无穿透位错的 III-V 族半导体<sup>[23-25]</sup>。同时,为了发挥量子点在硅基半导体激光器中的独特优势,在硅上集成量子点激光器,也已经开发出了三种方法:芯片晶圆键合、倒装键合和直接外延生长。上述集成方法通常都克服了其他集成方法的一些问题,但仍面临各自独特的挑战<sup>[26]</sup>。本文将综述基于以上三种方法的硅基 III-V 族半导体量子点激光器的最新研究进展,并对其未来前景和挑战进行探讨。

## 2 量子点材料及量子点激光器

基于 Esaki 和 Tsu 于 1970 年在美国 IBM 公司提出的超晶格理论, Arakawa 和 Sakaki 于 1982 年在理论上首次预言了量子点激光器<sup>[27]</sup>,并对量子限域作用和温度不敏感性都做了讨论;通过将量子阱激光器置于强磁场中,实验验证了阈值电流的三维约束效应。体材料半导体中的电子在三维

空间中自由移动,它们的能量分布由态密度和费米-狄拉克分布函数决定。图 1 表示不同维度限制的材料和对应的电子态密度函数关系。如果量子点的最低两个分立量子能级的能量差大于几倍的  $kT$ (室温约 26 meV),那么就不会出现增益函数的热依赖特性,因此也不存在激光发射波长的热依赖特性,从而表现出极好的温度稳定性,不会导致因激光器随工作温度升高而造成的性能退化<sup>[28]</sup>。在半导体激光器中,随着温度的升高,费米-狄拉克分布函数发生变化,导致增益谱的最大值(即峰值增益)减小。为了保持激光发射条件,需要增加载流子密度,导致阈值电流增加。如果电子被限制在三维纳米结构(即量子点)中,由于空间分离,尽管费米子的性质不同,但是所有的电子都可以被填充在相同的能级上。峰值增益不会随温度的升高而显著降低,因此量子点激光器的阈值电流对温度不敏感。另外,由于增益谱窄,阈值电流密度本身在量子点激光器中也大大降低。综上可知,在理论上量子点激光器相比于量子阱激光器,可以获得更低的阈值电流密度,还能提升半导体激光器的温度性能。

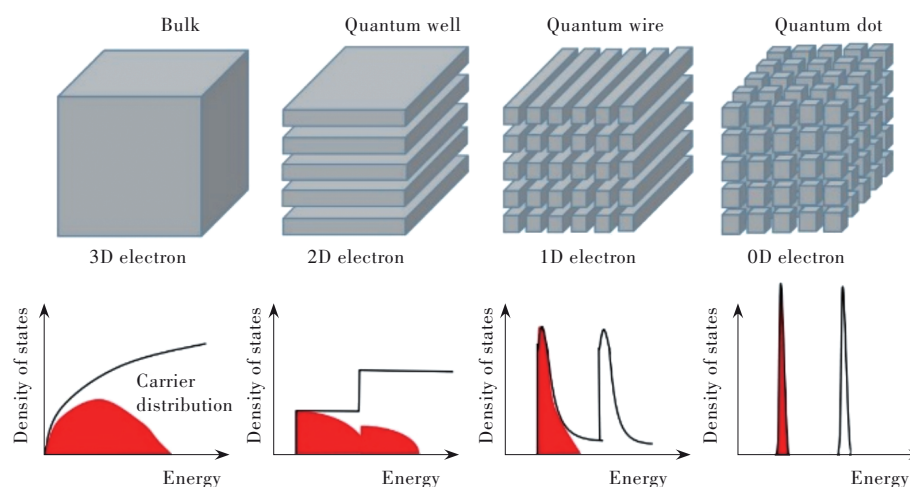


图 1 用于半导体激光器的半导体纳米结构演变过程示意图

Fig.1 Scheme of semiconductor nanostructures evolution process for semiconductor lasers

### 2.1 量子点的优点

在半导体激光器的增益区使用量子点的五个主要原因<sup>[29]</sup>:(1)较高的工作温度,(2)较低的线宽增强因子和减小的线宽,(3)降低反射灵敏度,(4)改善锁模,(5)降低对缺陷的敏感性。随着现代量子点工程技术的出现,III-V 族半导体激光器可以通过量子点独特的量子限域效应来进一步提高其性能。纳米结构的半导体量子点被限制在德布罗意波长量级的所有三个维度上,通常为 7~70

nm<sup>[30]</sup>。由于载流子动量的限制,量子点中的所有可用能态都以离散状态存在,这导致了类似于 Delta 函数的态密度。因此,这种有效的载流子局部化降低了电流密度,获得了比量子阱激光器更低的阈值电流<sup>[22]</sup>。此外,量子化态密度中电子的热能分布显著降低,这使得量子化态密度与其他高维结构相比对温度不敏感。实验表明,在 GaAs 衬底和 Si 衬底上的量子点激光器的最高工作温度分别高达 220 °C 和 130 °C<sup>[31-32]</sup>,远远超出了数据



通信和电信应用的要求。一般情况下,数据中心的典型工作条件是 80 °C 左右。最后值得一提的是,InAs 量子点的发射波长适合硅材料,避免了硅波导的带边吸收<sup>[20]</sup>。

## 2.2 量子点的生长

量子点的概念在 1982 年首次从理论上提出后<sup>[27]</sup>,直到 1994 年才通过 Stranski-Krastanov (S-K) 生长方法报道了半导体量子点的实验验证<sup>[33]</sup>。虽然当时并不清楚激光发射实际上是否归因于量子点的增益,但该报告是朝着实现具有三维量子限制效应的高性能量子点激光器迈出的关键一步。在此之后,量子点激光也被世界上不同的研究小组相继报道。S-K 生长模式适用于晶格失配较大、但表面能与界面能不是很大的异质结材料体系。S-K 生长由逐层生长开始,以二维层状生长模式,在达到一定临界厚度时,外延生长由二维层转变为三维岛状生长以松弛应变降低能量。在三维岛状生长初期,形成的纳米量级尺寸的小岛周围是无位错的。若用禁带宽度大的材料将其“包裹”起来,小岛中的载流子则会受到三维限制,由此形成的量子点形状通常是透镜形或截断的金字塔形。在生长的单层量子点材料基础上,重复上述生长过程,可以得到量子点超晶格结构。在量子点超晶格结构中,每层量子点是垂直对准或是斜对准,依赖于量子点层间隔势垒层的厚度,以及量子点顶层应力的分布<sup>[34]</sup>。

量子点生长主要是通过外延沉积方法实现的,如分子束外延(MBE)和金属有机气相外延(MOVPE 或 MOCVD)。为了实现自组装,需要大幅度改变二维层生长所建立的生长条件。首先,在外延层和衬底之间存在数个百分点的晶格不匹配是先决条件。其次,与最好的量子阱生长相比,必须显著降低生长温度。温度直接控制量子点特性:较低的温度导致更大的密度和更小的尺寸,这是由于生长表面上较短的原子扩散长度;而较高的温度可能由于较大的晶格不匹配,导致出现三维生长的缺陷层。对于量子点在半导体激光器中的应用,为了增加增益材料的填充因子,应获得尽可能大的量子点密度。与二维薄膜相比,任何量子点结构的填充因子本质上都非常小。此外,这些量子点也应该相当小,用以显示预期的量子局域化效应,这两个特征都要求较低的生长温度。总之,量子点生长温度具有一定的区间,较高和较

低都会对量子点的生长质量产生消极影响。

半导体激光器结构由许多外延层组成,其中大多数都需要较高的生长温度才能获得最佳的材料性能。为了在覆盖层的生长过程中不破坏量子点,在沉积量子点后的生长温度应该保持在较低的水平,直到外延层生长过程结束。这可能与其它需求和设计规则相冲突,特别是对于高质量波导层的生长或优化外部阻挡层的掺杂。因此,必须特别注意量子点激光器外延生长过程中的温度分布。

## 2.3 基于 GaAs 衬底的 InAs 量子点

GaAs 上的 InAs 量子点已经成为自组装量子点和半导体激光器的主要材料体系。由于 GaAs 和 InAs 之间晶格失配约 7.1%,可以很容易地建立 S-K 生长模式。此外,通过形成三元合金 In-GaAs,可以在大范围内调整失配,从而实现对应变与自组装量子点发展之间相关性的基础研究。最后,在量子点研究开始之前,这种材料体系已经是大多数 MBE 设备的首选材料,而其他材料如磷化物或氮化物则存在特殊的生长条件。

在研究早期,科学家们长期认为基于零维系统材料的许多基本性质可以很容易地用量子点来研究,量子点的外延生长就像量子阱一样容易。当然,人们期望这种量子点激光器能显示出科学家多年前预测的所有优异特性。然而,这些希望并不能完全实现,特别是在研究生长温度高于低温的设备时。这主要是由于固有的量子点密度大小分布。另一个原因可能是有限的量子点电位深度,电子和空穴态的量子化能变得相当大。此外,这些量子点在压缩应变下生长,将载流子进一步转移到更高的能级。载流子的热逃逸仍然是大多数量子点激光器的主要问题之一,当器件温度升高到 300 K 或更高时,载流子的热逃逸会导致非辐射损耗的大幅增加,从而导致阈值电流的大幅增加。因此,一个非常高的接近无穷远的特征温度作为基于零维材料的理想预期值,通常在低温下测量而获得<sup>[35]</sup>,并不能在室温附近实现。生长温度通常是最关键的参数,对于实现窄带光致发光且具有高增益的量子点,其生长温度的最佳公差应小于 5 °C。生长过程中的最佳温度与 V/III 族原子比有很强的耦合关系,因此它们必须一起优化。其他通常采用的条件是使用 As<sub>4</sub> 代替 As<sub>2</sub>,实施生长中断<sup>[36]</sup>,以及“In-flush”步骤<sup>[37]</sup>,其中通过优

化覆盖层的厚度以及在 580 °C 进行短暂退火来消除量子点的不均匀性。在 In-flush 之后,应保持较低生长温度,以尽量降低进一步的相互扩散,从而减少蓝移。该研究中的器件利用由  $\text{In}_{0.15}\text{Ga}_{0.85}\text{As}$  量子阱非对称地围绕 InAs 量子点组成的阱中量子点的有源区,其下面是 2 nm 的“预层”,顶部是 5 nm 的“覆盖层”。这些功能层的生长条件对发射波长和非均匀展宽有很大的影响。

自组装量子点不仅仅是从二维和一维结构(量子阱和量子线)上的三维到零维的逻辑步骤,它们还可以被视为一种新型材料。在晶格不匹配材料的正常二维薄膜生长过程中,薄膜在衬底上以伪态应变生长且无缺陷,仅达到由内应变能定义的临界厚度<sup>[38]</sup>。然后,该层通过形成高密度缺陷而产生弛豫过程,并变得不适合大多数应用。例如,将 GaAs 上  $\text{Ga}_{1-x}\text{In}_x\text{As}$  中的 In 含量  $x$  限制在约 15% 以下,从而使激光器的发射波长限制在约 1 100 nm 以下。通过形成自组装量子点,可以克服上述限制,将 1 300 nm 及以上的电信波长区域开放给生长在 GaAs 上的材料。GaAs 是技术上发展最好的半导体材料之一,因此也是化合物半导体最重要的衬底之一。InAs 量子点激光器被认为是 GaAs 晶圆上最有前途的用于通信的半导体激光技术,InGaAsN 结构通过在 InGaAs 量子阱中合金化少量氮来降低晶格失配引起应变。如今,量子点激光器不仅在阈值电流或输出功率方面与量子阱激光器竞争,而且还可以覆盖量子阱难以达到的发射波长区域。

#### 2.4 量子点激光器在 Si-PICs 中的应用

Si-PICs 有望成为量子激光器的主要应用领域。由于安装大规模集成(Large-scale integration, LSI)电路芯片的硅光学中间体无法避免 LSI 产生的热量,因此有必要集成在高温环境下也能工作的激光光源。如前所述,使用可以在高温环境下运行的量子点激光器,加上其自身的低功耗,为这个问题提供了解决方案。在日本于 2011 年启动的 FIRST 项目中,首次演示了通过混合倒装芯片键合实现的集成量子点激光器阵列的硅光子中间体。硅光子中间体在 25~125 °C 的宽温度范围内实现了 12.5 Gbps 的无差错传输和 15 Tbps/cm<sup>2</sup> 的高传输带密度,无需对激光器、调制器和光电探测器进行任何温度控制<sup>[39]</sup>。由于量子点激光器对光反馈效应不敏感,从而可以在没有任何光学隔离

器的情况下实现硅光子芯片<sup>[40]</sup>。在这些成就的基础上,2017 年日本成立了一家名为 AIO-Core 的公司,提供集成量子点激光器的 5 mm<sup>2</sup> 发射/接收硅光子芯片。

### 3 基于晶圆键合技术的硅基量子点激光器

晶片键合是在硅衬底上形成量子点半导体激光器的最有前途的方法之一。目前,已经有多种键合技术(如金属扩散键合、直接分子键合和粘合剂键合等)应用于硅基上的各种激光光源,包括法布里-珀罗(FP)激光器、分布反馈(DFB)激光器、微盘/环激光器、可调谐激光器、多波长激光器、锁模激光器等,量子点半导体激光器也是其中之一。

#### 3.1 金属扩散键合

金属扩散键合是在热和压力下将两个晶圆与金属层结合在一起的方法。该方法受晶圆表面结构和粗糙度的影响不大,并且可以使用中间金属作为电极,因此备受关注。在金属层中存在光反射的缺点,但同时具备金属条纹部分键合等结构性解决方案。该键合技术基于键合界面处金属的相互扩散,构筑固体金属层,有效地融合了两个初始金属表面之间的原始键合界面。已有的金属扩散键合技术中,最常见的是热压键合,即金属间扩散发生在固相和固液相互扩散键合中,两种不同相的金属相互扩散,最终形成固体金属化合物。

对于金属晶片键合,有报道采用 MOCVD 或 MBE 方法在 GaAs 衬底上生长了 InAs/GaAs 量子点激光器结构。形成的 InAs 量子点的面密度为  $(4\sim6)\times 10^{10}/\text{cm}^2$ , InAs 量子点的层数为 5~10 层。量子点有源层位于 1.4 μm 厚的  $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$  覆盖层之间,量子点的基态中心波长为 1.27~1.30 μm。该研究在量子点激光器 GaAs 衬底上利用中间金属 AuGeNi/Au/AuGeNi,与 AuGeNi 金属层在硅片上成功地实现了键合<sup>[41]</sup>。这种金属结合层利用 Au-Ge 合金的低共熔点(280 °C)提高了结合强度和界面导电性。晶圆被切成 1 cm<sup>2</sup> 的面积。两个晶圆在空气中接触,温度为 300 °C,单轴压力为 0.1 MPa,接触时间为 3 h。然后在室温下用  $\text{H}_3\text{PO}_4\text{-H}_2\text{O}_2$  (体积比 3:7) 选择性蚀刻去除 GaAs 衬底。用 HCl 溶液去除  $\text{Al}_{0.7}\text{Ga}_{0.3}\text{As}$  刻蚀停止层,然后在结构的顶部和底部分别施加电极制备 FP 量子点激光器。该器件由厚度为 3.45 μm 的双异质

结激光结构组成,通过厚度为 380 nm 的金属层结合在 Si 衬底上。激光器的腔长为 2.4 mm,宽为 100  $\mu\text{m}$ ,未使用高反射(HR)涂层。

### 3.2 直接键合

直接键合是一种不使用中间金属和氧化物的直接键合硅晶圆和激光晶圆的方法,该方法可以通过异质界面获得电流通路,有利于 III-V 族半导体光源在 Si 衬底上的集成,所有键合工艺均可在 300  $^{\circ}\text{C}$  或更低温度下进行,不会出现 Si 器件杂质扩散等问题。这种硅光子光源集成工艺技术更适合 CMOS 工艺。

在 2012 年, Tanabe 等提出了一种直接熔合技术<sup>[42]</sup>,通过异质界面能带工程来提供与掺杂浓度相关的高导电性和透明性的异质结。这种直接键合方法过程如下:(a)激光器和硅片上的光刻胶涂敷;(b)切割激光器和硅片;(c)光刻胶去除(浸泡、丙酮);(d)自然氧化物去除(湿法化学刻蚀, HF);(e)用于键合表面的臭氧灰化;(f)晶片键合;(g) GaAs 衬底去除(湿法化学刻蚀,  $\text{H}_3\text{PO}_4+\text{H}_2\text{O}_2$ );(h)去除 AlGaAs 刻蚀停止层(湿法化学刻蚀, HF)。上述实验步骤中, GaAs(100)和 Si(100)晶片的键合表面涂有光致抗蚀剂,以保护这些表面免受划线过程中产生的颗粒的影响。将晶片切成两块,每块面积为 1  $\text{cm}^2$ ,用丙酮去除光致抗蚀剂并对粘合表面进行脱脂。使用 HF 溶液去除 GaAs 和 Si 晶片上的原生氧化物。两个管芯与对齐的(011)

边缘接触,这有利于激光制造中的切割过程。再将 GaAs/Si 样品在 300  $^{\circ}\text{C}$  的空气环境中以 0.1 MPa 的单轴压力退火 3 h。使用直流偏置源测量键合 GaAs/Si 界面的  $I$ - $V$  特性,并在键合 GaAs/Si 样品的外表面施加 AuGeNi/Au 欧姆接触,获得在 GaAs/Si 界面处一层厚度约为 2 nm 的非晶层。在 300  $^{\circ}\text{C}$  下形成了无金属和无氧化物的 GaAs/Si 欧姆异质结,温度低到足以抑制活性材料的退化。此外,该研究分别采用 p-GaAs/p-Si 和 p-GaAs/n-Si 键合的方法,在硅衬底上制作了阈值电流密度很低的 1.3  $\mu\text{m}$  InAs/GaAs 量子点激光器和 AlGaAs/Si 双结太阳能电池。

虽然在硅上外延生长量子点已经取得了很大的进展,但功能器件将光子波导限制在 III-V 层,并且 Si 被简化为单纯的衬底。万雅婷等在 2021 年的报道中,解决了关于硅基外延激光器和硅光子波导之间关系的一系列问题<sup>[43]</sup>。通过将先进的硅光子学和优越的量子点材料结合起来,实现了向大容量集成的转变,在硅上实现了创纪录的量子点 DFB 激光器,并实现了与硅波导的高效光耦合。整个层结构从上到下依次为(制造流程如图 2 所示<sup>[43]</sup>): 500 nm 厚的  $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$  层,用于腐蚀停止的 500 nm 厚的  $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$  层, 400 nm 厚的 n-GaAs 层, 1.4  $\mu\text{m}$  厚的下层  $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$  包层, 300 nm 厚的量子点有源区,中间夹着两个 30 nm 的  $\text{Al}_x\text{Ga}_{1-x}\text{As}$  梯度层, 150 nm 厚的 p-GaAs 层,以及抑

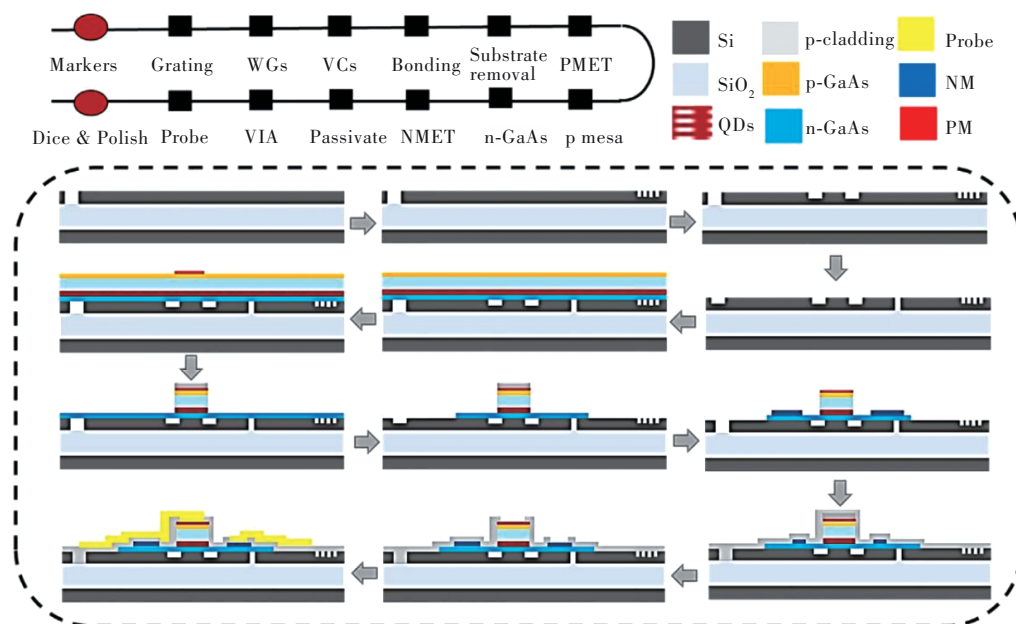


图 2 硅上倏逝 DFB 量子点激光器的制备步骤<sup>[43]</sup>

Fig.2 The preparation steps of a passively mode-locked DFB quantum dot laser on silicon<sup>[43]</sup>



制键合层缺陷扩展的 10/10 nm GaAs/Al<sub>x</sub>Ga<sub>1-x</sub>As 超晶格区。在量子点晶片上沉积 2 nm 的 Al<sub>2</sub>O<sub>3</sub> 后, 采用 O<sub>2</sub> 等离子体辅助工艺进行晶片直接键合, 然后在 100 °C、1 Mpa 的压力下进行 18 h 的热处理以提高键合强度。接下来, 在 NH<sub>4</sub>OH:H<sub>2</sub>O<sub>2</sub> 的化学溶液中去掉衬底, 停在 500 nm 的 Al<sub>0.8</sub>Ga<sub>0.2</sub>As 层, 然后用稀氢氟酸(≈2.5%)去除该层。在台面刻蚀后, 侧壁表面先用 12 nm 的 Al<sub>2</sub>O<sub>3</sub> 原子层沉积钝化, 然后覆盖 500 nm 厚的 SiO<sub>2</sub> 层, 以完全隔离 Pd/Ti/Pd/Au 和 Pd/Ge/Pd/Au 金属接触堆叠的光学模式。在器件制造完成后, 晶片被切开, 通过机械抛光无源硅来形成发射面。

### 3.3 混合金属/有机粘合键合

一段时间以来, 科研人员开发了一种采用金属键合技术与粘合剂键合技术相结合的混合键合技术。金属在键合界面处经过图案化处理后被选择性地应用——提供电接触, 再凭借其良好的导热性进行晶片键合。此后, 在键合界面处的间隙填充基于有机高分子聚合物的粘合剂, 例如热固化聚合物。由此, 两个晶圆通过加热固化完成键合过程。这种混合有机/金属键合方法的一个例子是金属键合和环氧树脂粘合剂键合的组合, 即通过共晶焊接预先键合晶圆之后, 再将环氧树脂注入到晶圆之间的间隙中。工艺过程如图 3 所示<sup>[44]</sup>, 键合过程从清洗 SOI 衬底和 III-V 芯片开始。SOI 清洁是通过将基底浸入标准清洁 1(SC-1) 溶液中 15 min 进行的, 该溶液包含体积比为 1:1:5 的氨水(NH<sub>4</sub>OH)、过氧化氢(H<sub>2</sub>O<sub>2</sub>)和去离子水,

分别加热至 70 °C。在此之后, 将 DVS-BCB: 均三甲苯溶液旋涂到 SOI 基底上。然后将 SOI 基底在 150 °C 下烘烤 10 min, 让均三甲苯蒸发, 然后将基板缓慢冷却至室温。最后, 将 SOI 安装在由 Pyrex 玻璃(1 200 μm 厚, 100 mm 直径)制成的载体晶圆上。同时, 在键合之前, 使用体积比为 4:1 和 1:1 的 HCl:H<sub>2</sub>O 和 H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O 溶液, 通过选择性湿法蚀刻去除 III-V 晶圆/芯片上的 InP/In-GaAs 牺牲层。该过程从 III-V 模具表面去除颗粒和污染物。然后用去离子水冲洗 III-V 芯片, 干燥并安装在 SOI 芯片上。由于在所提出的方法中, 芯片在室温下接触, 因此可以轻松地将单个芯片拾取并放置到硅目标晶圆上。它们无需任何额外工具即可以 500 μm 的精度手动对齐, 或者可以使用倒装芯片机更精确地放置。之后, 承载晶圆上的 SOI 衬底被安装在传送夹具上并被装载到晶键合工具的处理真空室中。真空室被抽空(目标压力 0.1 Pa)并以 15 °C/min 的升温速度加热到 150 °C(10 min), 同时对 III-V/SOI 堆栈施加压力。实际键合压力(III-V 裸片单位面积施加的力)保持在 200~400 kPa 的范围内。在 150 °C 下对模具施加压力 10 min 后, 温度升高至 280 °C, 升温速度为 1.5 °C/min。达到 280 °C 后, 模具在氮气气氛中在该温度下保持 60 min。固化后, 粘合样品冷却(以 6~10 °C/min)并从处理室中取出。然后通过使用 HCl 的选择性湿法蚀刻去除 III-V 裸片的 InP 衬底, 留下薄的 III-V 薄膜, 其功能层键合到 SOI 裸片上, 为进一步处理做好准备。这种混合高分

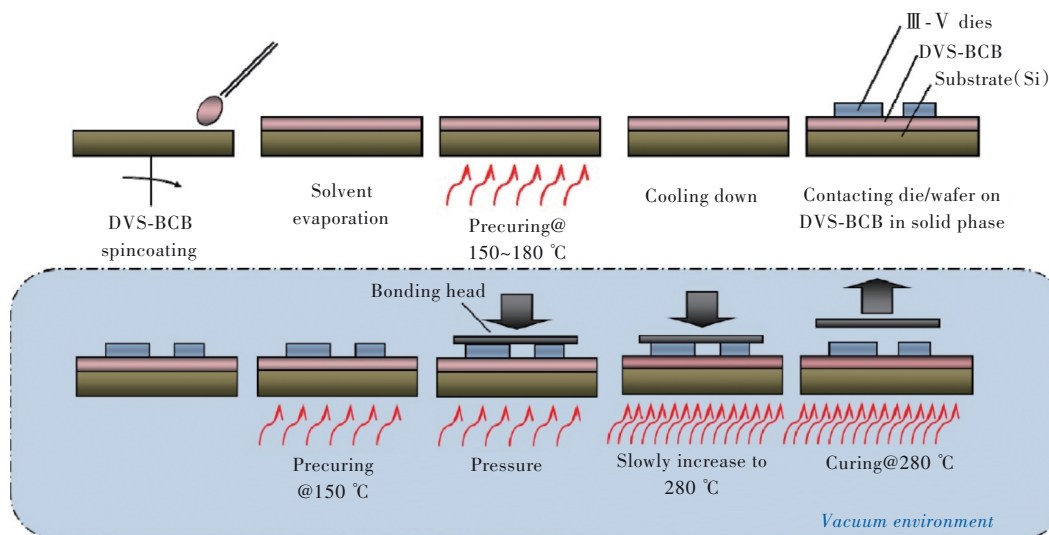


图 3 开发的“冷键合”工艺<sup>[44]</sup>

Fig.3 The developed “cold bonding” process<sup>[44]</sup>

子聚合物/金属键合在光子器件中得到有效应用,特别是在将 III-V 材料集成在 SOI 衬底上的情况下,它具有良好的导热性以及 SOI 衬底良好的电接触的优点,通过金属接触/键合焊盘,使得底层硅参与载流子的注入和有效的散热过程。

#### 4 基于倒装键合技术的硅基量子点激光器

芯片之间的倒装键合组装是系统封装和集成的关键技术之一,该方法具有互连距离短、封装密度高、寄生电阻小等优点<sup>[45]</sup>。目前的倒装连接技术有焊料凸点倒装键合技术、热压倒装键合技术、热压超声倒装键合技术等。倒装芯片提供了优越的性能,并为具有高输入/输出性能的芯片提供了一种具有成本效益的互连技术。对于倒装芯片安装,需要接触凸点,以有效地将组件与基底的电、机械和热连接起来。Au 具有良好的导电性、导热性和良好的延展性,适用于接触凸点。另一方面,Au 沉积在 III-V 半导体上作为最终的金属化层,为作为接触材料的 Au 提供了良好的兼容性。

热压键合是一种快速、简单、可靠的倒装芯片焊接方法,它需要由可延展材料制成的触点,例如由金线制成的凸起点,凸点位于基底或组件上。另一方面,最好使用相同材料的扁平触点作为键合材料。由于物质内部原子的热运动,当两个表面相互接触时,原子会相互扩散。如果施加一定的压力和温度,扩散过程将加剧,这就是热压键合的原理。在不液化接触材料的情况下,热压键合通过材料接触产生接头,提供可接受的机械强度、稳定性以及良好的导电性<sup>[46]</sup>。倒装芯片工艺涉及凸点下金属化,以防止焊料成分扩散到器件中,并实现与芯片顶部金属层的良好粘合。焊料凸点可以通过晶圆凸点工艺制造。焊料凸点的印刷和电镀是两种常用的方法。常见的焊接材料包括共晶 SnPb、SnSb 和 SnAg。印刷技术可以很好地控制焊料成分,并使各种焊料合金能够在晶圆上凸起。印刷通常更便宜,但电镀可以最小化间距。在电镀 AuSn 凸点的情况下,典型的凸点直径为 30~100  $\mu\text{m}$ ,高度为 30~60  $\mu\text{m}$ ;可以实现直径为 20  $\mu\text{m}$  且最小间距为 50  $\mu\text{m}$  的凸点<sup>[47]</sup>。

热超声波键合是利用热声效应,将基板芯片加热至 100~150  $^{\circ}\text{C}$  的摩擦焊接工艺。倒装芯片的焊盘横向移动,与衬底芯片的焊料凸起接触,形

成特定的工作界面。超声波换能器施加的爆发力被瞬间激活。与热压键合相比,热量仅在接触界面产生,芯片内部不会产生热应力。热声键合通常用于热敏材料。此外,所需的键合力比前者小得多,芯片上几乎不产生机械压力应变,可以更好地保护芯片不变形或碎裂。从上述倒装键合的原理可知,目前对设备的可靠性、成本、性能以及体积大小要求日益增高,多数情况下需要用到倒装芯片键合以减小尺寸和提高性能。然而,倒装键合技术也存在缺点:在芯片上制作凸点的设备,材料价格昂贵,工艺复杂,良品率低于引线键合;键合点在芯片下方,键合的可靠性需要额外的步骤来检验;虽然凸点的制作方法众多,但是每种方法都有各自的优势和不足,需要根据自己的应用需求来选择凸点技术。因此,凸点技术的优化至关重要,它关系到倒装键合的稳定性和成本<sup>[46]</sup>。

倒装键合的半导体激光器组装方法主要有两种,一种是主动对准,另一种是被动对准。通过主动对准,可以实现精确定位;但对准时间长,对准位置难以确定。被动对准时间短、成本低,但是它需要高精度对准。为了通过倒装键合技术将半导体激光器被动对准到硅光子集成电路上,将半导体激光器的出光端面精确对准硅波导是非常重要的。图 4(a)采用低成本硅光子集成的被动对准方法,对半导体激光器进行装配。硅光子集成电路制作完成后,制造了带有 Si 对准标记和 Si 基座的半导体激光器安装台,如图 4(b)所示<sup>[48]</sup>。首先,为了形成波导面(图 4(b-1)),通过干法刻蚀,将上包层和覆盖层向下去除到 Si 衬底(图 4(b-2))。其次,通过干法刻蚀,将 Si 对准标记和 Si 基座图案化到 Si 基底上(图 4(b-3))。最后,在 Si 基底上形成电极(图 4(b-4))。对准标记也制作在半导体激光器芯片上。图 4(c)显示了半导体激光器芯片在安装台上的被动对准方法<sup>[49]</sup>。如该截面图所示,通过基板透射光使用红外相机图像进行视觉对准<sup>[50]</sup>。图 4(d)是半导体激光器芯片上的标记与安装台之间的对准图像调整示例。如图 4(e)所示,半导体激光器芯片和 Si 衬底之间的水平偏差优于  $\pm 0.5 \mu\text{m}$ 。垂直定位由 Si 基底制造过程确定,垂直偏差优于  $\pm 0.1 \mu\text{m}$ 。

倒装键合技术可以实现晶圆级集成工艺,但需要对用于异质集成的半导体激光器和硅光晶圆器件进行特殊处理,如在硅光晶圆上制作用于高



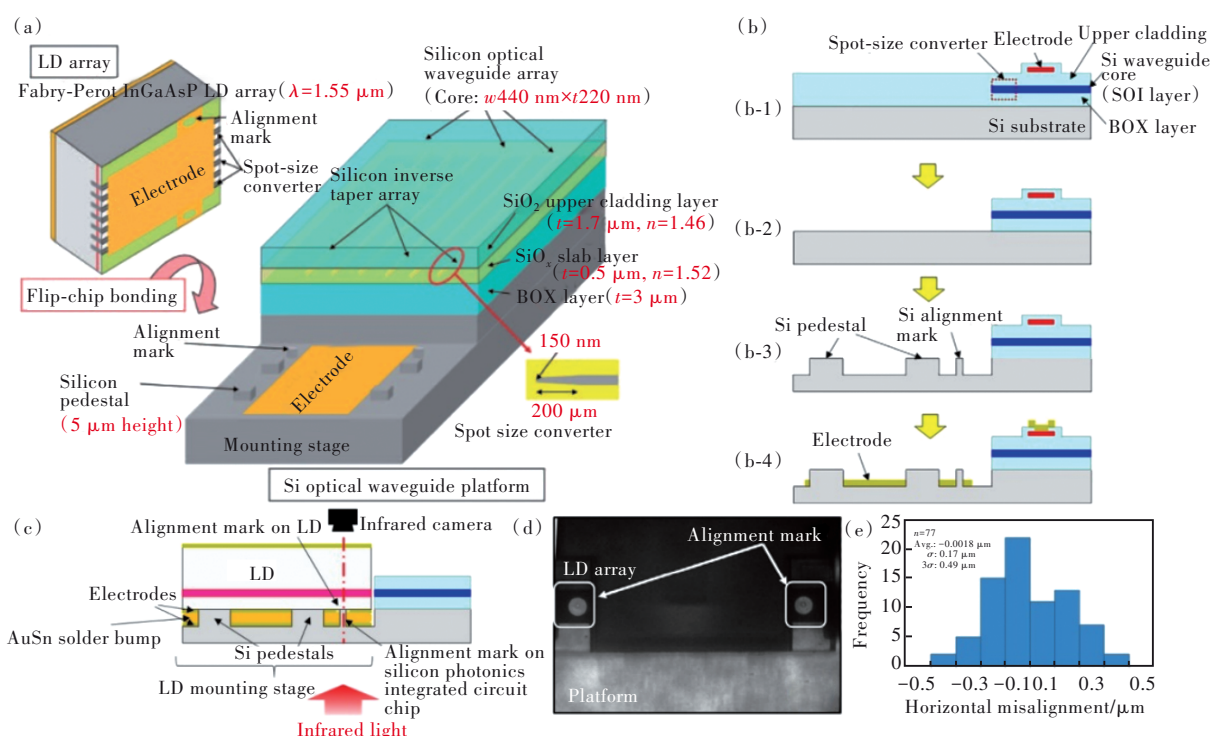


图 4 (a)采用被动对准技术的半导体激光器装配方法;(b)半导体激光器安装台制造工艺流程;(c)半导体激光器芯片在安装台上的被动对准示意图;(d)半导体激光器芯片与半导体激光器安装台上标记物之间对准图像调整示例;(e)半导体激光器与 Si 衬底之间测量的水平对准差<sup>[48-50]</sup>。

Fig.4 (a)Laser assembly method using passive alignment technique. (b)Process flow of laser mounting platform manufacturing. (c)Schematic diagram of passive alignment of semiconductor laser chip on the mounting platform. (d)Example of alignment image adjustment between semiconductor laser chip and alignment marks on semiconductor laser mounting platform. (e)Horizontal alignment error measured between semiconductor laser and Si substrate<sup>[48-50]</sup>.

度对准的特殊结构、波导耦合结构以及激光器的平坦化过程等,这些特殊工艺均会对最终产品良率产生影响,限制了该技术的发展。片间和片上倒装键合集成技术路线均依赖于高精度封装设备,其对于设备机械对准精度要求达到  $0.5 \mu\text{m}$  量级,这导致该技术路线在高精密封装对准环节的耗时增加,因此生产效率较低。目前,光电异质集成的商业化应用仍停留在片间、片上混合集成方案。片上异质集成方案具有高集成度、高生产效率的优势,是光电异质集成的重要发展方向<sup>[51]</sup>。

## 5 直接外延生长的硅基量子点激光器

直接在硅衬底上生长 III-V 族半导体增益材料<sup>[52-53]</sup>是键合技术之外的一种极具潜力且更经济的解决方案,它不仅消除了对 III-V 族半导体晶圆和复杂键合过程的需求,而且还提供了紧凑封装和更好的散热等优势(如表 1 总结所示)。但是,在 III-V 族半导体层与硅层界面处,还需要克服的

挑战包括晶格失配、热膨胀系数失配以及晶体极性失配<sup>[54-55]</sup>。不匹配会导致缺陷,降低半导体激光器的性能与良率。晶格常数的不匹配导致了螺位错的形成。位错与作为非辐射复合中心的陷阱态有关,因此降低了器件的内量子效率<sup>[54]</sup>。此外,热膨胀系数的不匹配成为生长冷却过程中的一个问题。在冷却至室温期间或之后,残余应变导致裂纹的形成,从而影响器件的良率<sup>[56]</sup>。在生长后冷却过程中,薄膜应力状态由压缩变为拉伸,热膨胀系数是导致失配位错在有源区附近形成的重要原因。在低穿透位错密度的激光器中,由于失配位错与有源区的相互作用面积更大,因此失配位错对器件可靠性的损害比穿透位错更大。为了对抗失配位错,在有源区上下插入薄应变量子阱作为捕获层,以阻止失配位错影响有源区<sup>[57]</sup>。利用量子点有源区代替传统的量子阱,进一步推动了这一研究领域的发展。高性能电泵浦量子点激光器已经在硅基底上实现<sup>[58-59]</sup>。此外,III-V 和 Si 之间的晶体极性不匹配导致反相畴,这种二维缺陷

表 1 直接生长在硅基衬底上集成的量子点激光器总结

Tab. 1 Summary of quantum dot lasers integrated directly on silicon substrates

增益介质	波长/nm	最大输出功率/mW	阈值电流	谐振腔	年份/参考文献
InAs/GaAs	≈1 310	>105	62.5 A/cm <sup>2</sup>	FP	2016 <sup>[58]</sup>
InAs/GaAs	≈1 285	43	425 A/cm <sup>2</sup>	FP	2017 <sup>[61]</sup>
InAs/GaAs	1 240~1 340	0.5	12 mA	DFB	2018 <sup>[62]</sup>
InAs/GaAs	≈1 250	30	320 A/cm <sup>2</sup>	FP	2018 <sup>[63]</sup>
InAs/GaAs	≈1 315	25	12.5 mA	FP	2018 <sup>[64]</sup>
InAs/GaAs	1 220~1 270	>30	370 A/cm <sup>2</sup>	FP	2019 <sup>[65]</sup>
InAs/GaAs	1 221~1 238	2.7	33 mA	FP	2019 <sup>[66]</sup>
InAs/InGaAs	1 285~1 338	4.4	440 A/cm <sup>2</sup>	DFB	2020 <sup>[67]</sup>
InAs/InGaAs	1 300	126.6	47.5 mA	FP	2022 <sup>[24]</sup>
InAs/GaAs	1 306	138	397 A/cm <sup>2</sup>	FP	2023 <sup>[68]</sup>
InAs/GaAs	1 313~1 377	>100	654.9 A/cm <sup>2</sup>	FP	2023 <sup>[69]</sup>

会产生局部电荷过量或缺乏,导致激光器的效率下降<sup>[12,60]</sup>。

为了解决上述问题和挑战,2016年,伦敦大学学院刘会赞教授团队研制了直接在硅衬底上生长的连续波 InAs/GaAs 量子点激光器,通过将成核层和位错过滤层与原位热退火相结合,在 III-V 族半导体层中实现了 10<sup>5</sup>/cm<sup>2</sup>量级的低密度螺旋位错,其阈值电流密度低至 62.5 A/cm<sup>2</sup>,室温输出功率超过 105 mW,工作温度高达 120 °C。他们收集了超过 3 100 h 的连续波运行数据,给出了超过 100 158 h 的外推平均寿命<sup>[58]</sup>。第二年,该课题组报道了第一个在轴向 Si(001)衬底上单片生长的电泵浦连续 InAs/GaAs 量子点激光器,没有任何中间缓冲层。采用 MOCVD 技术在 300 mm 标准工业兼容的 Si(001)衬底上首次制备了 400 nm 无反相畴外延 GaAs 薄膜,其表面均方根(RMS)粗糙度为 0.86 nm。然后通过 MBE 在无反相畴的 GaAs/Si 衬底上生长出量子点激光结构,实现了 1.3 μm 的室温连续激光,阈值电流密度为 425 A/cm<sup>2</sup>,单面输出功率为 43 mW。在脉冲工作下,实现了高达 102 °C 的工作温度,阈值电流密度为 250 A/cm<sup>2</sup>,室温下单面输出功率超过 130 mW<sup>[61]</sup>。中国科学院物理研究所张建军团队采用同质外延构建具有(111)晶面的“V”形孔洞结构,结合原位异质外延,同样有效解决了硅基砷化镓晶格失配、热失配和反相畴等问题<sup>[70]</sup>。此外,2020年,万雅婷等也报道了在 CMOS 兼容的 Si(001)衬底上生长的量子点 DFB 激光器,实现了温度稳定的单纵模工作,边模抑制比超过 50 dB,阈值电流密度为 440 A/cm<sup>2</sup>。该研究展示了 128 Gb/s 的单通道速率和 1.67 bps/Hz 的净频谱效率,使用 O 频段中的五

个通道的总传输容量为 640 Gb/s,有望应用于基于 WDM 的收发器<sup>[67]</sup>。

在之前的研究报道中,MOCVD 法是常用的在硅上生长种子层或缓冲层的方法。然而,利用 MBE 也可以直接生长出高质量的 InAs/GaAs 量子点。Kwoen 等的研究报道了第一个全过程使用 MBE 方法直接在 Si(001)上生长的电泵浦 InAs/GaAs 量子点激光器<sup>[63]</sup>。该研究采用 FP 腔的量子点激光器的阈值电流密度为 320 A/cm<sup>2</sup>,单面最大输出功率为 30 mW。实际上,在早期的报道中,有很多对 MBE 生长条件的基础研究。Volz 团队在晶体生长之前准备了 3 英寸 n 型 Si(001)衬底,这些 Si 衬底的偏离角为 +0.2°<sup>[71]</sup>。Si 衬底表面有 2 nm 的天然氧化物,在用 1% 稀释的 HF 湿法蚀刻去除氧化膜后,立即将其引入 MBE 真空室。湿法蚀刻的 Si 衬底表面为疏水性。这些衬底在 450 °C 的真空室中脱气 1 h,然后将它们转移到沉积室,在 950 °C 的温度下对加热器进行 10 min 的热清洗。在硅衬底上直接生长量子点激光器,主要由三部分构成,如图 5 所示<sup>[50]</sup>。第一部分是在硅衬底上生长包括种子层的缓冲层。第二部分是位错过滤层,用于降低 III-V 族半导体层和 Si 层之间的高位错密度。第三部分是在 GaAs 衬底上生长相同的量子点层。基于 MBE 生长,刘会赞教授团队报道了在硅上单片集成的低噪声量子点激光器<sup>[64]</sup>,该激光器在 13.5 km 长的标准单模光纤上实现了 25.6 Gb/s 的数据传输,相对强度噪声小于 -150 dB/Hz。此外,2019年,Kwoen 等还通过硅上的 MBE 生长,报道了 Si(001)上量子点激光器的高温运行(>100 °C)<sup>[65]</sup>。

除了通过捕获层调控有源层内的缺陷之外,

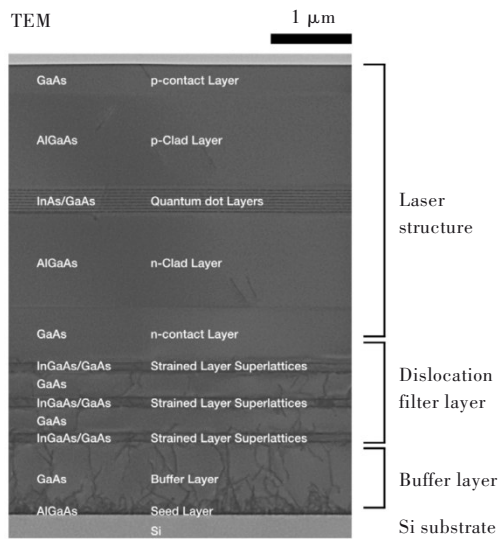


图 5 Si(001)衬底上直接生长量子点激光器的外延结构<sup>[50]</sup>

Fig.5 Epitaxial structure of directly grown quantum dot lasers on Si(001) substrates<sup>[50]</sup>

近年来还出现了其他解决方案。中国科学院半导体研究所韦欣教授团队提出了一种简单的方法来降低穿透位错密度——仅利用与目标 GaAs

组分不同的 GaAs 缓冲层,而未采用复杂的位错过滤层和中间缓冲层<sup>[68]</sup>。采用 MOCVD 的方法在 Si(001)上生长了一层不含反相畴界的 2.5 μm 厚度的 GaAs 外延薄膜,其穿透位错密度为  $9.4 \times 10^6 / \text{cm}^2$ 。利用 MBE 系统在 GaAs/Si(001)衬底上生长出密度为  $5.2 \times 10^{10} / \text{cm}^2$  的 InAs/GaAs 量子点。以上述方式制备的量子点激光器实现了单面室温连续波输出功率为 138 mW,其阈值电流密度为  $397 \text{ A/cm}^2$ ,激射波长为 1306 nm。此外,Shang 和 Feng 等报道了硅基底沟槽中的量子点激光器,该激光器在与 SiN 和 Si 波导紧密相邻的 300 mm 硅光子晶片上制备而成<sup>[24,72]</sup>。该研究在 20 °C 时得到的最大双面输出功率为 126.6 mW,连续激光运行温度高达 60 °C。图 6 所示为制备流程图<sup>[72]</sup>,在两个平台上成功制备了边发射脊波导的量子点激光器并对其进行了表征。为了进一步证明通过片上耦合将沟槽内的激光器与平面内 Si 波导集成在一起的潜力,研究团队还首次提出了一种窄沟槽的量子点激光器,该激光器实现了与同一样品上相邻的 Si 波导耦合。

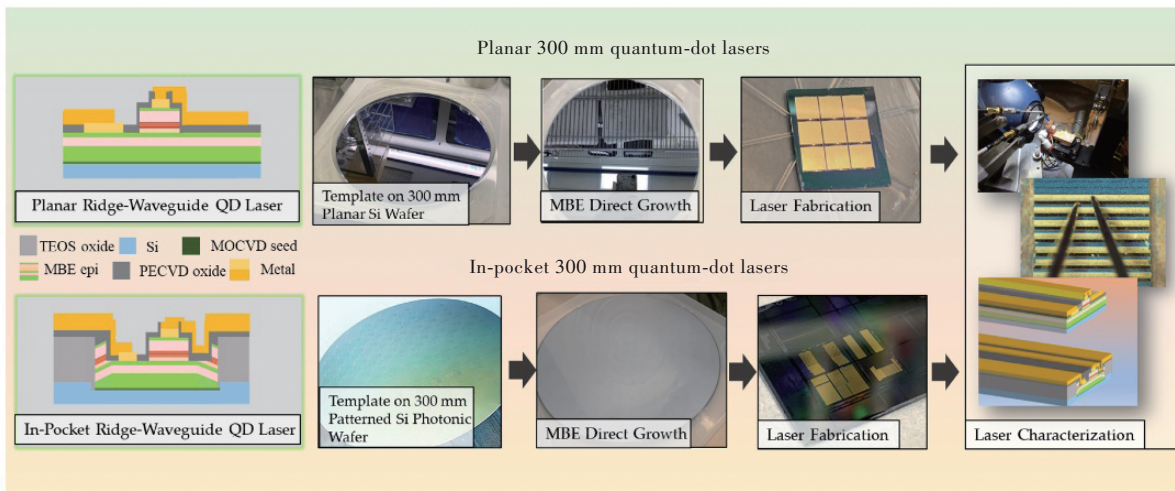


图 6 300 mm Si 上直接 MBE 生长的量子点激光器及电泵浦边发射脊波导激光器制备流程图。上图为平面硅模板的制备和边发射激光器的制备流程;下图显示了用于边发射激光器和片上集成的具有紧凑沟槽图案模板的量子点激光器的制备流程<sup>[72]</sup>。

Fig.6 The process flow diagram for the fabrication of quantum dot lasers directly grown on 300 mm Si by MBE, as well as edge-emitting ridge waveguide lasers with electrical pumping. The top diagram illustrates the preparation of planar silicon templates and the fabrication process of edge-emitting ridge waveguide lasers. The bottom diagram demonstrates the fabrication process for edge-emitting lasers and on-chip integrated quantum dot lasers with a compact groove pattern template<sup>[72]</sup>.

量子点不仅可以降低对非辐射复合缺陷的敏感性<sup>[73]</sup>,从而降低硅光学的进入门槛,而且还提供了许多有利于光子集成电路的独特特性。在硅上生长的量子点器件已经取得了长足的进步,表现出高温稳定性<sup>[74]</sup>、低阈值运行和低反射灵敏度

等<sup>[75]</sup>。由于硅基激光器缺陷管理方面的进展和有源区的创新,在与 CMOS 兼容的硅基器件上,通过 MBE 生长的量子点激光器在 80 °C 的恒流偏置下的外推寿命已经超过 22 年<sup>[76]</sup>。近期,中国科学院半导体研究所杨涛研究员团队报道了直接在轴向



Si(001)上生长的超高热稳定性  $1.3\ \mu\text{m}$  InAs/GaAs 量子点激光器,其连续波工作温度达到了创纪录的  $150\ ^\circ\text{C}$ <sup>[69]</sup>。采用优化的 MBE 三步生长方法,首次制备出了低穿透位错密度为  $4.3\times 10^6/\text{cm}^2$  的 GaAs 缓冲层。然后,在低穿透位错密度的硅基 GaAs 缓冲层上生长了 8 层 p 型调制掺杂的量子点激光结构,以提高器件的温度稳定性。结果表明,在  $10\sim 75\ ^\circ\text{C}$  和  $10\sim 140\ ^\circ\text{C}$  的宽温度范围内,量子点激光器具有超高温稳定性,其特征温度分别为  $T_0=\infty$  和  $T_1=\infty$ 。量子点激光器的最大连续工作温度可达  $150\ ^\circ\text{C}$ ,脉冲工作温度可达  $160\ ^\circ\text{C}$ 。该量子点激光器在  $85\ ^\circ\text{C}$  和  $125\ ^\circ\text{C}$  时的连续波饱和功率分别为  $50\ \text{mW}$  和  $19\ \text{mW}$ 。这项工作展示了硅基直接外延量子点激光器在实现低功耗、小型化和低成本硅光子芯片方面的应用潜力。此外,中国科学院物理所张建军团队和上海交大苏翼凯团队合作采用直接外延生长的方式,在 SOI 沟槽内实现了高性能 III-V 族量子点激光器的生长和制备,并首次实现了 SOI 基沟槽内激光器与光波导的水平耦合<sup>[77-78]</sup>。

## 6 总结与展望

本文综述了硅基 III-V 族半导体量子点激光器的最新研究进展。由于量子点的优越性能和优化的生长方法,在硅基衬底上键合/生长的高性能 FP、DFB 和锁模边发射激光器已经得到了广泛研究,而且在寿命、阈值、功率、边模抑制比等方面的性能与在 III-V 族半导体的原生衬底上制备的激光器相当。由此可知,硅基量子点激光器足以作为硅基光子集成电路的片上光源。虽然近年来硅基量子点激光器已经取得了较大发展,但是为了满足更多的实际应用,仍然面临许多挑战,也存在一些问题亟待解决:(1)持续优化硅基片上量子点增益介质集成技术:由于硅基片与传统的 III-V 族化合物半导体材料之间晶格不匹配,导致了在硅基片上实现高质量的量子点材料的挑战。通过键合进行异质集成是目前商业上可行的方法,因为它提供了最佳的器件性能,并完美地结合了 III-V

族化合物半导体和 IV 族半导体的优点。然而,晶圆键合和倒装键合都不是整体集成方法,它们是短期应用的完美候选者,而从长远来看,应该开发用于高密度集成 Si-PICs 的单片解决方案。因此,需要继续优化适用于硅基片的高质量量子点材料和生长技术。对于 Si 上 III-V 族激光的选择性异质外延,重点应进一步增加外延 III-V 族材料的尺寸,以减少金属接触引起的光学损耗。(2)与其他材料和元件集成:对于实际应用,需要将量子点激光器与芯片上的其他材料或元件集成,例如铈酸锂、二维材料、氮化硅等材料,以及波导、调制器和探测器等元件。来自硅基激光器的光必须有效地耦合到硅波导中,这是硅上 III-V 族激光器的全面异质外延中最紧迫的问题,因为减少缺陷所需的很厚的缓冲层严重阻碍了光与硅波导的接口耦合。目前,Si-PICs 与其他先进异质光子器件的集成仍处于研发初级阶段。在未来的研究中,需要对主被动耦合和协同集成进行更多的研究。(3)制造成本和可扩展性:在工业化生产中,制造成本和可扩展性是非常重要的考虑因素。目前,硅基片上量子点激光器的制造成本较高,需要进一步优化生产工艺以降低成本并实现高质量的量产。硅上光源的生长和制造应与标准硅光子代工厂的现有工艺兼容,需要在 Si/SOI 晶圆上生长有源增益材料,并有效控制污染和进行热管理。(4)波长范围限制:目前硅基片上量子点激光器主要集中在近红外和可见光波段,而在其他波长范围内的量子点激光器研究相对较少,拓展硅基片上量子点激光器的波长范围是一个具有挑战性的任务。尽管硅基片上量子点激光器面临一些挑战和瓶颈,但通过不断的研究和技术创新,相信这些问题将逐步得到解决,推动硅基片上量子点激光器的发展和应用。

本文专家审稿意见及作者回复内容的下载地址:  
<http://cjl.lightpublishing.cn/thesisDetails#10.37188/CJL.20230185>.

## 参 考 文 献:

- [ 1 ] Cisco. Cisco annual internet report (2018—2023) white paper [R]. San Jose, CA: Cisco, 2020.
- [ 2 ] TANG Z L, CHEN S L, LI D, *et al.* Two-dimensional optoelectronic devices for silicon photonic integration [J]. *J. Materiom.*, 2023, 9(3): 551-567.
- [ 3 ] WEISS P. Pushing the data capacity limit with lasers on silicon [J]. *Engineering*, 2019, 5(5): 824-825.

- [ 4 ] YANG J J, TANG M C, CHEN S M, *et al.* From past to future: on-chip laser sources for photonic integrated circuits [J]. *Light. Sci. Appl.*, 2023, 12(1): 16.
- [ 5 ] LIANG D, BOWERS J E. Recent progress in lasers on silicon [J]. *Nat. Photonics*, 2010, 4(8): 511-517.
- [ 6 ] URINO Y, USUKI Y, FUJIKATA J, *et al.* High-density optical interconnects by using silicon photonics [C]. *Proceedings of SPIE 9010, Next-generation Optical Networks for Data Centers and Short-reach Links, San Francisco, USA*, 2014: 901006.
- [ 7 ] SHIMIZU T, HATORI N, OKANO M, *et al.* High-density hybridly integrated light source with a laser diode array on a silicon optical waveguide platform [C]. *Integrated Photonics Research, Silicon and Nanophotonics 2012, Colorado Springs*, 2012: ITu4B. 5.
- [ 8 ] FANG Z, CHEN Q Y, ZHAO C Z. A review of recent progress in lasers on silicon [J]. *Opt. Laser Technol.*, 2013, 46: 103-110.
- [ 9 ] ZHOU Z P, YIN B, MICHEL J. On-chip light sources for silicon photonics [J]. *Light. Sci. Appl.*, 2015, 4(11): e358.
- [ 10 ] BUFFOLO M, DE SANTI C, NORMAN J, *et al.* A review of the reliability of integrated IR laser diodes for silicon photonics [J]. *Electronics*, 2021, 10(22): 2734.
- [ 11 ] WIRTHS S, BUCA D, MANTL S. Si-Ge-Sn alloys: From growth to applications [J]. *Prog. Cryst. Growth Charact. Mater.*, 2016, 62(1): 1-39.
- [ 12 ] LI N X, CHEN G Y, NG D K T, *et al.* Integrated lasers on silicon at communication wavelength: a progress review [J]. *Adv. Opt. Mater.*, 2022, 10(23): 2201008.
- [ 13 ] KOMLJENOVIC T, DAVENPORT M, HULME J, *et al.* Heterogeneous silicon photonic integrated circuits [J]. *J. Light-wave Technol.*, 2016, 34(1): 20-35.
- [ 14 ] ZHANG J, MULIUK G, JUVERT J, *et al.* III-V-on-Si photonic integrated circuits realized using micro-transfer-printing [J]. *APL photonics*, 2019, 4(11): 110803.
- [ 15 ] WANG T, LIU H Y, LEE A, *et al.* 1.3- $\mu\text{m}$  InAs/GaAs quantum-dot lasers monolithically grown on Si substrates [J]. *Opt. Express*, 2011, 19(12): 11381-11386.
- [ 16 ] SILVERSTONE J W, WANG J, BONNEAU D, *et al.* Silicon quantum photonics [C]. *2016 International Conference on Optical MEMS and Nanophotonics (OMN), Singapore*, 2016: 1-2.
- [ 17 ] SUBRAMANIAN A Z, RYCKEBOER E, DHAKAL A, *et al.* Silicon and silicon nitride photonic circuits for spectroscopic sensing on-a-chip [Invited] [J]. *Photon. Res.*, 2015, 3(5): B47-B59.
- [ 18 ] ROGERS C, PIGGOTT A Y, THOMSON D J, *et al.* A universal 3D imaging sensor on a silicon photonics platform [J]. *Nature*, 2021, 590(7845): 256-261.
- [ 19 ] CODDINGTON I, SWANN W C, NENADOVIC L, *et al.* Rapid and precise absolute distance measurements at long range [J]. *Nat. Photon.*, 2009, 3(6): 351-356.
- [ 20 ] CAO V, PARK J S, TANG M C, *et al.* Recent progress of quantum dot lasers monolithically integrated on Si platform [J]. *Front. Phys.*, 2022, 10: 839953.
- [ 21 ] ZHOU Z C, OU X P, FANG Y T, *et al.* Prospects and applications of on-chip lasers [J]. *elight*, 2023, 3(1): 1.
- [ 22 ] LIU A Y, SRINIVASAN S, NORMAN J, *et al.* Quantum dot lasers for silicon photonics [Invited] [J]. *Photon. Res.*, 2015, 3(5): B1-B9.
- [ 23 ] HAN Y, LAU K M. III-V lasers selectively grown on (001) silicon [J]. *J. Appl. Phys.*, 2020, 128(20): 200901.
- [ 24 ] SHANG C, FENG K Y, HUGHES E T, *et al.* Electrically pumped quantum-dot lasers grown on 300 mm patterned Si photonic wafers [J]. *Light. Sci. Appl.*, 2022, 11(1): 299.
- [ 25 ] SHANG C, BEGLEY M R, GIANOLA D S, *et al.* Crack propagation in low dislocation density quantum dot lasers epitaxially grown on Si [J]. *APL Mater.*, 2022, 10(1): 011114.
- [ 26 ] HAN Y, PARK H, BOWERS J, *et al.* Recent advances in light sources on silicon [J]. *Adv. Opt. Photon.*, 2022, 14(3): 404-454.
- [ 27 ] ARAKAWA Y, SAKAKI H. Multidimensional quantum well laser and temperature dependence of its threshold current [J]. *Appl. Phys. Lett.*, 1982, 40(11): 939-941.
- [ 28 ] 陈鹏, 刘育梁. 量子点激光器 [J]. *微纳电子技术*, 2005, 42(7): 311-317.  
CHEN P, LIU Y L. Quantum dot laser [J]. *Nanoelectr. Dev. Technol.*, 2005, 42(7): 311-317. (in Chinese)

- [ 29 ] NORMAN J C, MIRIN R P, BOWERS J E. Quantum dot lasers: History and future prospects [J]. *J. Vac. Sci. Technol. A*, 2021, 39(2): 020802.
- [ 30 ] MITIN V V, KOHELAP V A, STROSCIO M A. *Introduction to Nanoelectronics: Science, Nanotechnology, Engineering, and Applications* [M]. Cambridge: Cambridge University Press, 2007.
- [ 31 ] NISHI K, TAKEMASA K, SUGAWARA M, *et al.* Development of quantum dot lasers for data-com and silicon photonics applications [J]. *IEEE J. Sel. Top. Quantum Electron.*, 2017, 23(6): 1901007.
- [ 32 ] YANG J J, LIU Z Z, JURCZAK P, *et al.* All-MBE grown InAs/GaAs quantum dot lasers with thin Ge buffer layer on Si substrates [J]. *J. Phys. D: Appl. Phys.*, 2021, 54(3): 035103.
- [ 33 ] KIRSTAEDTER N, LEDENTSOV N N, GRUNDMANN M, *et al.* Low threshold, large  $T_0$  injection laser emission from (InGa) As quantum dots [J]. *Electron. Lett.*, 1994, 30(17): 1416-1417.
- [ 34 ] 宁永强, 王立军. 半导体量子点激光器的发展 [J]. *光机电信息*, 2002(4): 26-30.  
NING Y Q, WANG L J. The development of semiconductor quantum dot lasers [J]. *Ome Inf.*, 2002(4): 26-30. (in Chinese)
- [ 35 ] SEBALD K, MICHLER P, GUTOWSKI J, *et al.* Optical gain of CdSe quantum dot stacks [J]. *Phys. Status Solidi (A)*, 2002, 190(2): 593-597.
- [ 36 ] MUKHAMETZHANOV I, WEI Z, HEITZ R, *et al.* Punctuated island growth: An approach to examination and control of quantum dot density, size, and shape evolution [J]. *Appl. Phys. Lett.*, 1999, 75(1): 85-87.
- [ 37 ] WASILEWSKI Z R, FAFARD S, MCCAFFREY J P. Size and shape engineering of vertically stacked self-assembled quantum dots [J]. *J. Cryst. Growth*, 1999, 201-202: 1131-1135.
- [ 38 ] MATTHEWS J W, BLAKESLEE A E. Defects in epitaxial multilayers: I. Misfit dislocations [J]. *J. Cryst. Growth*, 1974, 27: 118-125.
- [ 39 ] URINO Y, HATORI N, MIZUTANI K, *et al.* First demonstration of athermal silicon optical interposers with quantum dot lasers operating up to 125 °C [J]. *J. Lightwave Technol.*, 2015, 33(6): 1223-1229.
- [ 40 ] MIZUTANI K, YASHIKI K, KURIHARA M, *et al.* Optical I/O core transmitter with high tolerance to optical feedback using quantum dot laser [C]. 2015 *European Conference on Optical Communication (ECOC)*, Valencia, 2015: 1-3.
- [ 41 ] TANABE K, GUIMARD D, BORDEL D, *et al.* Electrically pumped 1.3  $\mu\text{m}$  room-temperature InAs/GaAs quantum dot lasers on Si substrates by metal-mediated wafer bonding and layer transfer [J]. *Opt. Express*, 2010, 18(10): 10604-10608.
- [ 42 ] TANABE K, WATANABE K, ARAKAWA Y. III-V/Si hybrid photonic devices by direct fusion bonding [J]. *Sci. Rep.*, 2012, 2(1): 349.
- [ 43 ] WAN Y T, XIANG C, GUO J, *et al.* High speed evanescent quantum-dot lasers on Si [J]. *Laser Photon. Rev.*, 2021, 15(8): 2100057.
- [ 44 ] KEYVANINIA S, MUNEEB M, STANKOVIĆ S, *et al.* Ultra-thin DVS-BCB adhesive bonding of III-V wafers, dies and multiple dies to a patterned silicon-on-insulator substrate [J]. *Opt. Mater. Express*, 2013, 3(1): 35-46.
- [ 45 ] TEKIN T. Review of packaging of optoelectronic, photonic, and MEMS components [J]. *IEEE J. Sel. Top. Quantum Electron.*, 2011, 17(3): 704-719.
- [ 46 ] 王中武. 硅基异质集成 III-V 激光器倒装键合关键技术研究 [D]. 南京: 东南大学, 2021.  
WANG Z W. *Research on Key Technologies of Flip-chip Bonding of Heterogeneously Integrated III-V-on-Silicon Laser* [D]. Nanjing: Southeast University, 2021. (in Chinese)
- [ 47 ] HUTTER M. *Verbindungstechnik Höchster Zuverlässigkeit für Optoelektronische* [M]. Komponenten: Fraunhofer-Verlag, 2009.
- [ 48 ] SHIMIZU T, ISHIZAKA M, HATORI N, *et al.* Multi-channel hybrid integrated light source for ultra-high-bandwidth optical interconnections and its structural optimization for low power consumption by considering thermal interference between LD arrays [J]. *Trans. Jpn. Inst. Electron. Packag.*, 2014, 7(1): 94-103.
- [ 49 ] NAKAMURA T, YASHIKI K, MIZUTANI K, *et al.* Fingertip-size optical module, “Optical I/O Core”, and its application in FPGA [J]. *IEICE Trans. Electron.*, 2019, E102C(4): 333-339.
- [ 50 ] ARAKAWA Y, NAKAMURA T, KWOEN J. Quantum dot lasers for silicon photonics [J]. *Semiconduct. Semimet.*, 2019, 101: 91-138.



- [ 51 ] 王子昊, 王霆, 张建军. 硅基光电异质集成的发展与思考 [J]. 中国科学院院刊, 2022, 37(3): 360-367  
WANG Z H, WANG T, ZHANG J J. Development and thinking of silicon photonics heterogenous integration [J]. *Bull. Chin. Acad. Sci.*, 2022, 37(3): 360-367. (in Chinese)
- [ 52 ] LI W, CHEN S, TANG M, *et al.* Effect of rapid thermal annealing on threading dislocation density in III - V epilayers monolithically grown on silicon [J]. *J. Appl. Phys.*, 2018, 123(21): 215303.
- [ 53 ] LI Q, WAN Y T, LIU A Y, *et al.* 1.3- $\mu\text{m}$  InAs quantum-dot micro-disk lasers on V-groove patterned and unpatterned (001) silicon [J]. *Opt. Express*, 2016, 24(18): 21038-21045.
- [ 54 ] NORMAN J C, JUNG D, WAN Y T, *et al.* Perspective: The future of quantum dot photonic integrated circuits [J]. *APL Photon.*, 2018, 3(3): 030901.
- [ 55 ] WANG Z C, TIAN B, PANTOUVAKI M, *et al.* Room-temperature InP distributed feedback laser array directly grown on silicon [J]. *Nat. Photon.*, 2015, 9(12): 837-842.
- [ 56 ] PARK J S, TANG M C, CHEN S M, *et al.* Heteroepitaxial growth of III - V semiconductors on silicon [J]. *Crystals*, 2020, 10(12): 1163.
- [ 57 ] SELVIDGE J, NORMAN J, HUGHES E T, *et al.* Defect filtering for thermal expansion induced dislocations in III-V lasers on silicon [J]. *Appl. Phys. Lett.*, 2020, 117(12): 122101.
- [ 58 ] CHEN S M, LI W, WU J, *et al.* Electrically pumped continuous-wave III-V quantum dot lasers on silicon [J]. *Nat. Photon.*, 2016, 10(5): 307-311.
- [ 59 ] LIANG D, SRINIVASAN S, DESCOS A, *et al.* High-performance quantum-dot distributed feedback laser on silicon for high-speed modulations [J]. *Optica*, 2021, 8(5): 591-593.
- [ 60 ] TOURNIÉ E, BARTOLOME L M, CALVO MRIO, *et al.* Mid-infrared III-V semiconductor lasers epitaxially grown on Si substrates [J]. *Light. Sci. Appl.*, 2022, 11(1): 165.
- [ 61 ] CHEN S M, LIAO M Y, TANG M C, *et al.* Electrically pumped continuous-wave 1.3  $\mu\text{m}$  InAs/GaAs quantum dot lasers monolithically grown on on-axis Si (001) substrates [J]. *Opt. Express*, 2017, 25(5): 4632-4639.
- [ 62 ] WANG Y, CHEN S M, YU Y, *et al.* Monolithic quantum-dot distributed feedback laser array on silicon [J]. *Optica*, 2018, 5(5): 528-533.
- [ 63 ] KWOEN J, JANG B, LEE J, *et al.* All MBE grown InAs/GaAs quantum dot lasers on on-axis Si (001) [J]. *Opt. Express*, 2018, 26(9): 11568-11576.
- [ 64 ] LIAO M Y, CHEN S M, LIU Z X, *et al.* Low-noise 1.3  $\mu\text{m}$  InAs/GaAs quantum dot laser monolithically grown on silicon [J]. *Photon. Res.*, 2018, 6(11): 1062-1066.
- [ 65 ] KWOEN J, JANG B, WATANABE K, *et al.* High-temperature continuous-wave operation of directly grown InAs/GaAs quantum dot lasers on on-axis Si (001) [J]. *Opt. Express*, 2019, 27(3): 2681-2688.
- [ 66 ] WAN Y T, ZHANG S, NORMAN J C, *et al.* Tunable quantum dot lasers grown directly on silicon [J]. *Optica*, 2019, 6(11): 1394-1400.
- [ 67 ] WAN Y T, NORMAN J C, TONG Y Y, *et al.* 1.3  $\mu\text{m}$  quantum dot-distributed feedback lasers directly grown on (001) Si [J]. *Laser Photon. Rev.*, 2020, 14(7): 2000037.
- [ 68 ] WANG Y L, WANG Y L, MA B, *et al.* InAs/GaAs quantum-dot lasers grown on on-axis Si (001) without dislocation filter layers [J]. *Opt. Express*, 2023, 31(3): 4862-4872.
- [ 69 ] LV Z R, WANG S, WANG S L, *et al.* Ultra-high thermal stability InAs/GaAs quantum dot lasers grown on on-axis Si (001) with a record-high continuous-wave operating temperature of 150  $^{\circ}\text{C}$  [J]. *Opt. Express*, 2023, 31(15): 24173-24182.
- [ 70 ] WEI W Q, WANG J H, ZHANG B, *et al.* InAs QDs on (111)-faceted Si (001) hollow substrates with strong emission at 1 300 nm and 1 550 nm [J]. *Appl. Phys. Lett.*, 2018, 113(5): 053107.
- [ 71 ] VOLZ K, BEYER A, WITTE W, *et al.* GaP-nucleation on exact Si (0 0 1) substrates for III/V device integration [J]. *J. Cryst. Growth*, 2011, 315(1): 37-47.
- [ 72 ] FENG K Y, SHANG C, HUGHES E, *et al.* Quantum dot lasers directly grown on 300 mm Si wafers: planar and in-pocket [J]. *Photonics*, 2023, 10(5): 534.
- [ 73 ] LIU Z Z, HANTSCHMANN C, TANG M C, *et al.* Origin of defect tolerance in InAs/GaAs quantum dot lasers grown on silicon [J]. *J. Lightwave Technol.*, 2020, 38(2): 240-248.

- [ 74 ] KAGEYAMA T, NISHI K, YAMAGUCHI M, *et al.* Extremely high temperature (220 °C) continuous-wave operation of 1 300-nm-range quantum-dot lasers [C]. 2011 *Conference on Lasers and Electro-optics Europe and 12th European Quantum Electronics Conference (CLEO EUROPE/EQEC)*, Munich, 2011: 1.
- [ 75 ] GRILLOT F, NORMAN J C, DUAN J N, *et al.* Physics and applications of quantum dot lasers for silicon photonics [J]. *Nanophotonics*, 2020, 9(6): 1271-1286.
- [ 76 ] SHANG C, HUGHES E, WAN Y T, *et al.* High-temperature reliable quantum-dot lasers on Si with misfit and threading dislocation filters [J]. *Optica*, 2021, 8(5): 749-754.
- [ 77 ] WEI W Q, HE A, YANG B, *et al.* Monolithic integration of embedded III - V lasers on SOI [J]. *Light. Sci. Appl.*, 2023, 12(1): 84.
- [ 78 ] HUANG J, WEI W T, SELVIDGE J, *et al.* Perspectives on advances in quantum dot lasers and integration with Si photonic integrated circuits [J]. *ACS Photonics*, 2021, 8(9): 2555-2566.



张楠(1984-),男,吉林四平人,博士,助理研究员,2014年于中国科学院大学获得博士学位,主要从事半导体激光器及光电集成技术等研究。

E-mail: zhangn06@pcl.ac.cn